



Technology Innovator

Puya

PY32F031 系列数据手册

32 位 ARM[®] Cortex[®]-M0+ 微控制器



Puya Semiconductor (Shanghai) Co., Ltd.

产品特性

- 内核
 - 32 位 ARM® Cortex®-M0+
 - 最高 72 MHz 工作频率
- 存储器
 - 最大 64 KB Flash 存储器
 - 最大 8 KB SRAM
 - 128 bytes User OTP Data
- 时钟系统
 - 内部 4/8/16/22.12/24 MHz RC 振荡器(HSI)
 - 内部 32.768 kHz RC 振荡器(LSI)
 - 4 ~ 32 MHz 晶体振荡器(HSE)
 - 32.768 kHz 低速晶体振荡器(LSE)
 - PLL(x2,x3)
- 电源管理和复位
 - 工作电压: 1.7 ~ 5.5 V
 - 低功耗模式: Sleep、Stop
 - 上电/掉电复位 (POR/PDR)
 - 欠压复位 (BOR)
 - 可编程的电压检测 (PVD)
- 通用输入输出(I/O)
 - 多达 44 个 I/O, 均可作为外部中断
- 3通道 DMA 控制器
- 1 x 12 位 ADC
 - 支持最多 10 个外部输入通道, 5 个内部通道
 - 输入电压转换范围: 0 ~ V_{cc}
 - 内部参考电压: 1.024/1.5/2.048/2.5 V
- 支持 4*18/8*14 LCD
- 定时器
 - 1 个 16 位高级控制定时器 (TIM1)
 - 3 个通用的 16 位定时器 (TIM14/TIM16/TIM17)
 - 1 个通用的 32 位定时器(TIM2)
 - 1 个低功耗定时器(LPTIM), 支持从 Stop 模式唤醒
 - 1 个独立看门狗定时器 (IWDG)
 - 1 个窗口看门狗定时器 (WWDG)
 - 1 个 SysTick 定时器
 - 1 个 IRTIM
- RTC
- 通讯接口
 - 2 个串行外设接口(SPI), 其中一个支持 I²S
 - 3 个通用同步/异步收发器(USART), 支持自动波特率检测, 其中 1 个支持 LIN
 - 2 个 I²C 接口, 支持标准模式 (100 kHz), 快速模式 (400 kHz), 快速增强模式 (1MHz), 支持 7 位寻址模式
- 硬件CRC-32 模块
- 2个比较器
- 2个运算放大器
- 硬件32位除法器 (DIV)
- 数字协处理器 (开平方, 正余弦, 反正切)
- 唯一UID
- 串行调试 (SWD)
- 工作温度:
 - -40 ~ 85 °C (x6 版本)
 - -40 ~ 105 °C (x7 版本)
- 封装: LQFP48, QFN48(6*6), QFN48(5*5), QFN40, LQFP32, QFN32(5*5), QFN32(4*4), TSSOP20, DFN8 (2*2*0.45)

目录

产品特性	2
1. 简介	6
2. 功能概述	10
2.1. Arm® Cortex®-M0+内核	10
2.2. 存储器	10
2.3. Boot 模式	10
2.4. 时钟系统	11
2.5. 电源管理	12
2.5.1. 电源框图	12
2.5.2. 电源监控	13
2.5.3. 电压调节器	14
2.5.4. 低功耗模式	14
2.6. 复位	14
2.6.1. 电源复位	14
2.6.2. 系统复位	15
2.7. 通用输入输出 GPIO	15
2.8. 硬件除法器(DIV)	15
2.9. CORDIC 数字信号协处理器	15
2.9.1. 硬件开方	15
2.9.2. 正余弦/反正切运算	16
2.10. DMA	16
2.11. 中断	16
2.11.1. 中断控制器 NVIC	16
2.11.2. 扩展中断 EXTI	17
2.12. 模数转换器 ADC	17
2.13. 比较器(COMP)	17
2.14. 运算放大器(OPA)	18
2.15. LCD 控制器(LCD)	18
2.16. 定时器	18
2.16.1. 高级定时器	19
2.16.2. 通用定时器	19
2.16.3. 低功耗定时器	20
2.16.4. IWDG	20
2.16.5. WWDG	20
2.16.6. SysTick 定时器	20
2.17. 实时时钟 RTC	21
2.18. 调试支持 (DBG)	21

2.19.	I ² C 接口	21
2.20.	通用同步异步收发器 USART	21
2.21.	串行外设接口 SPI	22
2.22.	SWD	24
3.	引脚配置	25
3.1.	端口 A 复用功能映射	45
3.2.	端口 B 复用功能映射	46
3.3.	端口 F 复用功能映射	47
4.	存储器映射	48
5.	电气特性	51
5.1.	测试条件	51
5.1.1.	最小值和最大值	51
5.1.2.	典型值	51
5.1.3.	供电方案	51
5.2.	绝对最大额定值	52
5.3.	工作条件	52
5.3.1.	通用工作条件	52
5.3.2.	上下电工作条件	53
5.3.3.	内嵌复位和 PVD 模块特性	53
5.3.4.	工作电流特性	55
5.3.5.	低功耗模式唤醒时间	59
5.3.6.	外部时钟源特性	59
5.3.7.	内部高频时钟源 HSI 特性	61
5.3.8.	内部低频时钟源 LSI 特性	62
5.3.9.	锁相环 PLL 特性	62
5.3.10.	存储器特性	63
5.3.11.	EFT 特性	63
5.3.12.	ESD & LU 特性	63
5.3.13.	端口特性	63
5.3.14.	ADC 特性	64
5.3.15.	比较器特性	66
5.3.16.	运算放大器特性	66
5.3.17.	温度传感器特性	67
5.3.18.	LCD 控制器特性	67
5.3.19.	内置参考电压特性	67
5.3.20.	ADC 内置参考电压	68
5.3.21.	定时器特性	68
5.3.22.	通讯口特性	69
6.	封装信息	73

6.1.	LQFP48 封装尺寸	73
6.2.	QFN48 (6*6) 封装尺寸	74
6.3.	QFN48 (5*5) 封装尺寸	75
6.4.	QFN40 封装尺寸	76
6.5.	LQFP32 封装尺寸	77
6.6.	QFN32(5*5)封装尺寸	78
6.7.	QFN32(4*4)封装尺寸	79
6.8.	TSSOP20 封装尺寸.....	80
6.9.	DFN8(2*2*0.45)封装尺寸	81
7.	订购信息	82
8.	版本历史	83

1. 简介

PY32F031 系列微控制器采用高性能的 32 位 ARM® Cortex®-M0+ 内核，宽电压工作范围的 MCU。嵌入高达 64 KB Flash 和 8 KB SRAM 存储器，最高工作频率 72 MHz。包含多种不同封装类型多款产品。芯片集成多路 I²C、SPI、USART 等通讯外设，1 路 12 位 ADC，4 个 16 位定时器，1 个 32 位定时器，以及 2 路比较器，2 路运算放大器，1 路 LCD 驱动器。

PY32F031 系列微控制器的工作温度范围为 -40 ~ 85 °C 或 -40 ~ 105 °C，工作电压范围 1.7 ~ 5.5 V。芯片提供 Sleep、Stop 低功耗工作模式，可以满足不同的低功耗应用。

PY32F031 系列微控制器适用于多种应用场景，例如控制器、手持设备、PC 外设、游戏和 GPS 平台、工业应用等。

表 1-1 PY32F031x6 版本产品规划及特征

外设	PY32F031C18T6	PY32F031C18U6	PY32F031C28U6	PY32F031H18U6	PY32F031K18T6	PY32F031K18U6	PY32F031F18P6	PY32F031L18D6
Flash (KB)	64	64	64	64	64	64	64	64
SRAM (KB)	8	8	8	8	8	8	8	8
定时器	高级定时器	1*16-bit						
	通用定时器	3*16-bit, 1*32-bit						
	低功耗定时器	1						
	SysTick	1						
	看门狗	2						
通讯口	SPI (I ² S)	2(1)						1(1)
	I ² C	2						1
	USART(LIN)	3(1)						1(1)
DMA	3 ch							
RTC	Yes							
通用端口	44	44	44	38	30	30	18	7
ADC (外部+内部通道)	10+5	10+5	10+5	10+5	10+5	10+5	9+5	3+5
比较器	2							1
运算放大器	2							-
LCD	4*18 / 8*14						-	-
HDIV	Yes							
CORDIC	Yes							
最高频率	72 MHz							
工作电压	1.7 ~ 5.5 V							
工作温度	-40 ~ 85 °C							
封装	LQFP48	QFN48(6*6)	QFN48(5*5)	QFN40	LQFP32	QFN32(5*5)	TSSOP20	DFN8(2*2)

表 1-2 PY32F031x7 版本产品规划及特征

外设		PY32F031C18T7	PY32F031K28U7
Flash (KB)		64	64
SRAM (KB)		8	8
定时器	高级定时器	1*16-bit	
	通用定时器	3*16-bit, 1*32-bit	
	低功耗定时器	1	
	SysTick	1	
	看门狗	2	
通讯口	SPI (I ² S)	2(1)	
	I ² C	2	
	USART(LIN)	3(1)	
DMA		3 ch	
RTC		Yes	
通用端口		44	30
ADC 通道 (外部+内部)		10+5	
比较器		2	
放大器		2	
LCD		4*18 / 8*14	
HDIV		Yes	
CORDIC		Yes	
最高频率		72 MHz	
工作电压		1.7 ~ 5.5 V	
工作温度		-40 ~ 105 °C	
封装		LQFP48	QFN32(4*4)

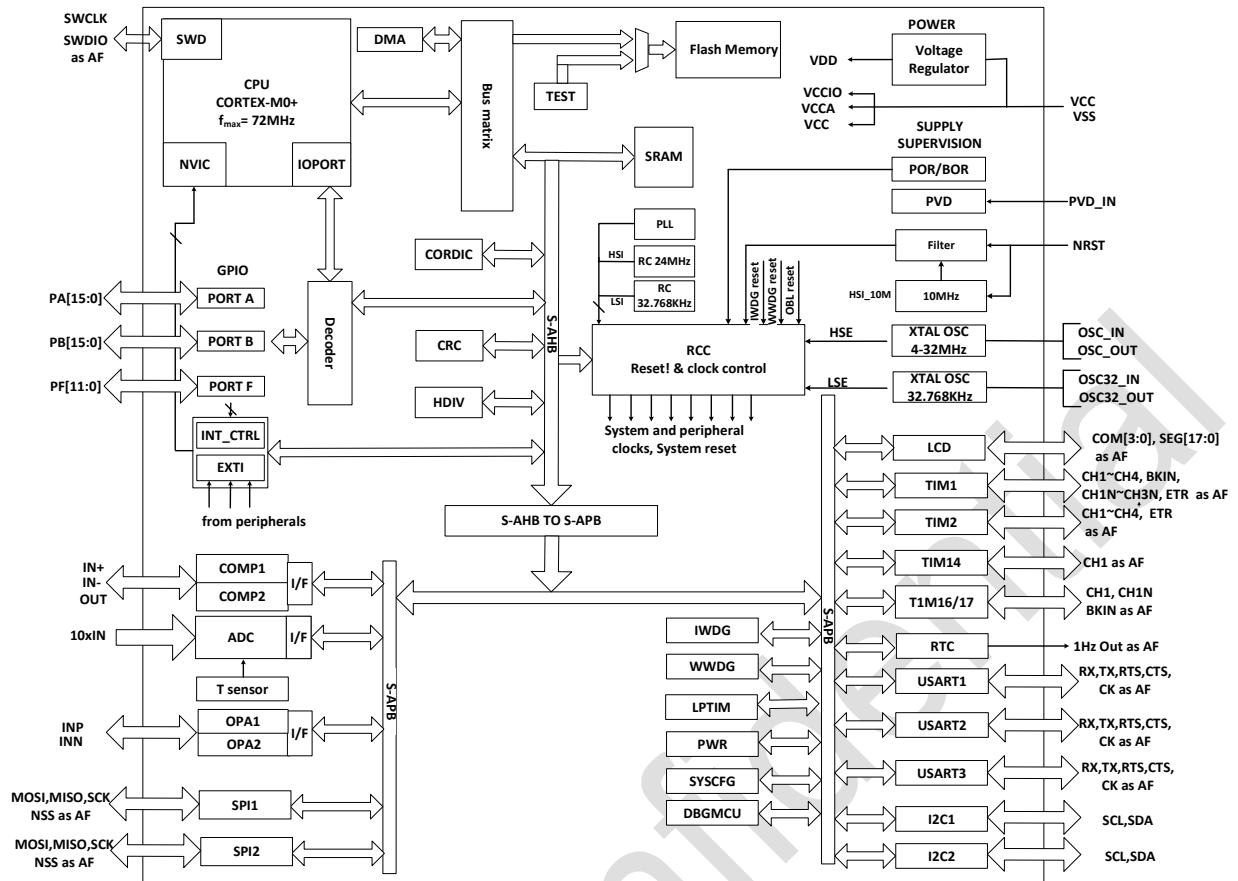


图 1-1 功能模块

2. 功能概述

2.1. Arm® Cortex®-M0+内核

Arm® Cortex®-M0+ 是一款为广泛的嵌入式应用设计的 32 位 Arm Cortex 处理器。它为开发人员提供了显著的好处，包括：

- 结构简单，易于学习和编程
- 超低功耗，节能运行
- 精简的代码密度等

Arm® Cortex®-M0+ 处理器是 32 位内核，面积和功耗优化高，为 2 级流水的冯诺伊曼架构。处理器通过精简但强大的指令集和广泛优化的设计，提供高端处理硬件，包含单周期乘法器，提供了 32 位架构计算机所期望的卓越性能，比其他 8 位和 16 位微控制器具有更高的代码密度。

Arm® Cortex®-M0+ 与一个嵌套的矢量中断控制器(NVIC)紧密耦合。

2.2. 存储器

片内集成 8 KB SRAM。通过 bytes (8 位)、half-word (16 位) 或者 word (32 位) 的方式可访问 SRAM。

片内集成 Flash，包含两个不同的物理区域组成：

- Main flash区域，它包含应用程序和用户数据
- Information区域，4 KB，它包括以下部分：
 - Factory config. bytes
 - Option bytes
 - UID bytes
 - User OTP Data
 - System memory

对 Main flash memory 的保护包括以下几种机制：

- 读保护(RDP)，防止来自外部的访问。
- 写保护(WRP)控制，以防止不想要的写操作（由于程序存储器指针的混乱）。写保护的最小保护单位为4 KB。
- 选项字节写保护，专门的解锁设计。

2.3. Boot 模式

通过 BOOT0 pin 和 boot 配置位 nBOOT1（存放于选项字节中），可选择三种不同的启动模式，如下表所示：

2.5. 电源管理

2.5.1. 电源框图

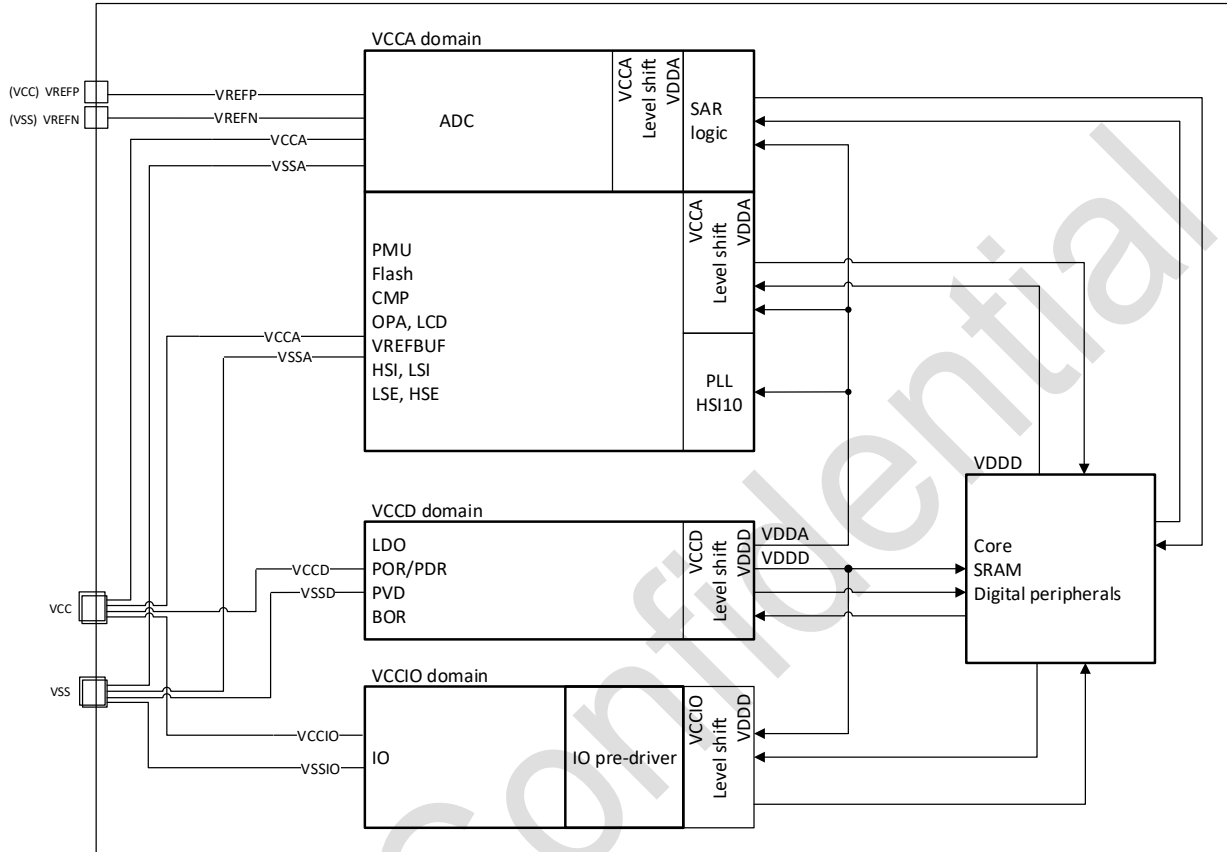


图 2-2 电源框图

表 2-2 电源框图

编号	电源	电源值	描述
1	V _{CC}	1.7 ~ 5.5 V	供电范围 1.7 ~ 5.5 V，通过电源管脚为芯片提供电源，其供电模块为：部分模拟电路。
2	V _{CCA}	1.7 ~ 5.5 V	给大部分模拟模块供电，来自于 V _{CC}
3	V _{CCIO}	1.7 ~ 5.5 V	给 IO 供电，来自于 V _{CC}
4	V _{DDD}	1.2 V	来自于 VR 的输出，为芯片待机模式唤醒电路、IWDG 模块供电。当 MR 供电时，输出 1.2 V。 当进入停止或者待机模式时，根据软件配置，可以为 MR、LPR 或者 DLPR 模式。

2.5.2. 电源监控

2.5.2.1. 上下电复位 (POR/PDR)

芯片内设计 Power on reset(POR)/Power down reset(PDR)模块，为芯片提供上电和下电复位。该模块在各种模式之下都保持工作。

2.5.2.2. 欠压复位 (BOR)

除了 POR/PDR 外，还实现了 BOR (Brown-out reset)。BOR 仅可以通过 option byte, 进行使能和关闭操作。

当 BOR 被打开时，BOR 的阈值可以通过选项字节进行选择。

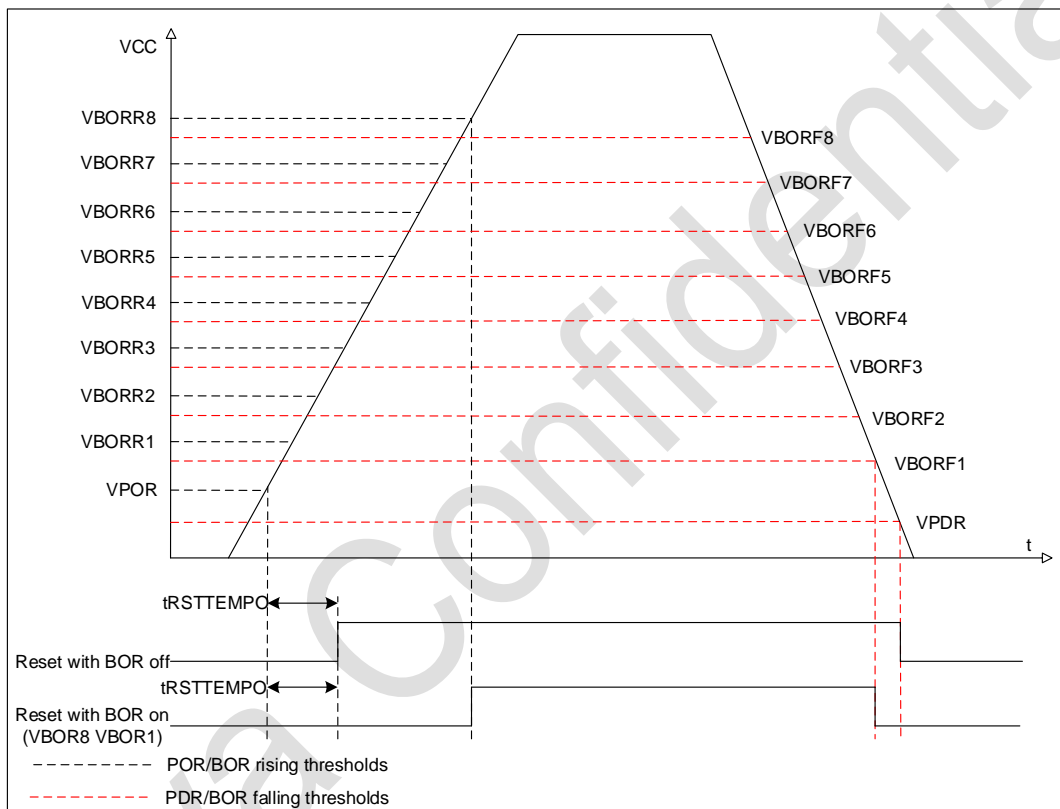


图 2-3 POR/PDR/BOR 阈值

2.5.2.3. 电压检测 (PVD)

电压检测 (Programmable voltage detector, PVD) 模块可以用来检测 Vcc 电源 (也可以检测 PB7 引脚的电压)，检测点可通过寄存器进行配置。当 Vcc 高于或者低于 PVD 的检测点时，产生相应的复位标识。

该事件内部连接到 EXTI 的 line 16，取决于 EXTI line 16 上升/下降沿配置，当 Vcc 上升超过 PVD 的检测点，或者 Vcc 降低到 PVD 的检测点以下，产生中断，在中断服务程序中用户可以进行紧急的 shutdown 任务。

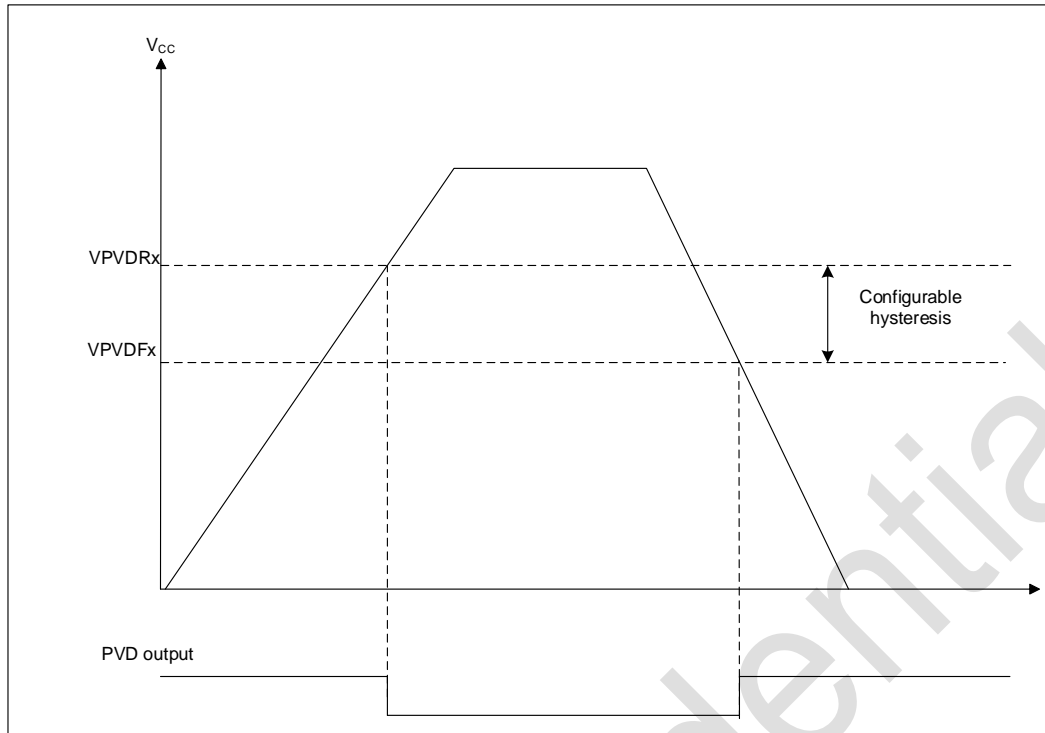


图 2-4 PVD 阈值

2.5.3. 电压调节器

芯片设计两种电压调节器模式：

- MR (Main regulator) 在芯片正常运行状态时保持工作。
- LPR (Low power regulator) 在Stop模式下，提供更低功耗的选择。

2.5.4. 低功耗模式

芯片在正常的运行模式之外，有 2 个低功耗模式：

- **Sleep mode:** CPU时钟关闭 (NVIC, SysTick等工作)，外设可以配置为保持工作。(建议只使能必须工作的模块，在模块工作结束后关闭该模块)
- **Stop mode:** 该模式下SRAM和寄存器的内容保持，高速时钟PLL、HSI和HSE关闭，V_{DD0}域下大部分模块的时钟都被停掉。GPIO, PVD, COMP output, RTC和LPTIM可以唤醒Stop模式。

2.6. 复位

- 芯片内设计两种复位，分别是：电源复位和系统复位。

2.6.1. 电源复位

电源复位在以下几种情况下产生：

- 上下电复位 (POR/PDR)

- 欠压复位 (BOR)

2.6.2. 系统复位

当产生以下事件时，产生系统复位：

- NRST 引脚的复位
- 窗口看门狗复位(WWDG)
- 独立看门狗复位(IWDG)
- SYSRESETREQ软件复位
- Option byte load复位 (OBL)

2.7. 通用输入输出 GPIO

每个 GPIO 都可以由软件配置为输出 (push-pull 或者 open-drain) ，输入 (floating, pull-up/pull-down, analog) ，外设复用功能，锁定机制会冻结 I/O 口配置功能。

2.8. 硬件除法器(DIV)

32 位有符号/无符号整数硬件除法器。

硬件除法器支持以下特性：

- 可配置有符号/无符号整数除法计算
- 32 位被除数，32 位除数
- 输出 32 位商和 32 位余数
- 除数为零警告标志位，除法运算结束标志位
- 16个时钟周期完成一次除法运算
- 写除数寄存器触发除法运算开始
- 写完除数后，需等待计算完成标志，然后读商寄存器/余数寄存器

2.9. CORDIC 数字信号协处理器

数字信号协处理器提供数学函数的硬件加速，通常用于电机控制，计量，信号处理等应用。包含开方运算、正余弦运算和反正切运算的硬件加速运算模块，支持定点数的开方和正余弦，反正切运算。三角函数支持 $360^\circ/2^{16}$ 运算精度。

2.9.1. 硬件开方

被开方数为 32 位无符号数，平方根为 16 位无符号数。

- 16个总线周期完成
- 可配置有符号/无符号整数除法计算

2.9.2. 正余弦/反正切运算

三角函数 Cordic 模块位宽为 16 位, Q15 定点数格式。

2.10. DMA

直接存储器存取(DMA)用来提供在外设和存储器之间或者存储器和存储器之间的高速数据传输。搬移数据无需 CPU 干预, 数据可以通过 DMA 快速地移动, 这就节省了 CPU 的资源来做其他操作。DMA 控制器有 3 个通道, 每个通道专门用来管理来自于一个或多个外设对存储器访问的请求。还有一个仲裁器来协调各个 DMA 请求的优先权。

主要功能如下:

- 单AHB Master
- 支持外设到存储器, 存储器到外设, 存储器到存储器和外设到外设的数据传输
- 片上存储器设备, 如Flash, SRAM, AHB和APB外设, 作为源和目标
- 所有DMA通道均可独立配置:
 - 每个通道要么与来自外设的DMA请求信号相关联, 要么与存储器到存储器传输中的软件触发器相关联。这个配置是由软件完成的。
 - 请求之间的优先级可通过软件编程实现(每个通道4级: 非常高、高、中、低), 在相等的情况下由硬件可编程(例如对通道1的请求比对通道2的请求优先)。
 - 源和目标的传输大小是独立的(字节, 半字, 字), 模拟打包和拆包。源地址和目标地址必须按数据大小对齐。
 - 可编程传输数据数: 0 ~ 65535
- 每个通道生成一个中断请求。每个中断请求都是由三个DMA事件中的任何一个引起的: 传输完成、半传输或传输错误。

2.11. 中断

PY32F031 通过 Cortex-M0+ 处理器内嵌的矢量中断控制器(NVIC) 和一个扩展中断/事件控制器(EXTI)来处理异常。

2.11.1. 中断控制器 NVIC

NVIC 是 Cortex-M0+ 处理器内部紧耦合 IP。NVIC 可以处理来自处理器外部的 NMI (不可屏蔽中断) 和可屏蔽外部中断, 以及 Cortex-M0+ 内部异常。NVIC 提供了灵活的优先级管理。

处理器核心与 NVIC 的紧密耦合大大减少了中断事件和相应中断服务例程(ISR)启动之间的延迟。ISR 向量列在一个向量表中, 存储在 NVIC 的一个基地地址。要执行的 ISR 的向量地址是由向量表基址和用作偏移量的 ISR 序号组成的。

如果高优先级的中断事件发生, 而低优先级的中断事件刚好在等待响应, 稍后到达的高优先级的中断事件将首先被响应。另一种优化称为尾链 (tail-chaining)。当从一个高优先级的 ISR 返回时, 然后启

动一个挂起的低优先级的 ISR，将跳过不必要的处理器上下文的压栈和弹栈。这减少了延迟，提高了电源效率。

NVIC 特性：

- 低延时中断处理
- 4级中断优先级
- 支持1个NMI中断
- 支持28个可屏蔽外部中断
- 支持6个Cortex-M0+异常
- 高优先级中断可打断低优先级中断响应
- 支持尾链(tail-chaining)优化
- 硬件中断向量检索

2.11.2. 扩展中断 EXTI

- EXTI增加了处理物理线事件的灵活性，并在处理器从Stop模式唤醒时产生唤醒事件。
- EXTI控制器有多个通道，包括最多44个GPIO，通过复用的方式使用16个EXTI line，1个PVD输出，2个COMP输出，以及RTC和LPTIM唤醒信号。其中GPIO，PVD，COMP可以配置上升沿、下降沿或双沿触发。任何GPIO信号通过选择信号配置为EXTI 0 ~ 15通道。
- 每个EXTI line都可以通过寄存器独立屏蔽。
- EXTI控制器可以捕获比内部时钟周期短的脉冲。
- EXTI控制器中的寄存器锁存每个事件，即使是在Stop模式下，处理器从停止模式唤醒后也能识别唤醒的来源，或者识别引起中断的GPIO和事件。

2.12. 模数转换器 ADC

- 芯片具有1个12位的SAR-ADC。该模块最多支持15个转换通道，包括10个外部通道和5个内部通道。参考电压可选择片内精准电压（1.024 V，1.5 V，2.048 V，2.5 V），电源电压。
- 内部通道包括Ts，V_{REFINT}，V_{CC/3}，OPA1_OUT，OPA2_OUT。
- 各通道的转换模式可以设定为单次、连续、不连续模式。转换结果存储在左对齐或者右对齐的16位数据寄存器中。
- 多个通道选中时可以设置通道优先转换顺序。
- 模拟看门狗允许应用检测是否输入电压超出了用户定义的高或者低阈值。
- 在单个通道采样结束，单个通道转换结束，序列转换结束，模拟看门狗转换电压超出阈值，数据溢出时产生中断请求。

2.13. 比较器(COMP)

芯片内集成 2 个通用比较器 COMP，也可以与 timer 组合在一起使用。比较器可以被如下使用：

- 被模拟信号触发，产生低功耗模式唤醒功能
- 模拟信号调节
- 当与来自timer的PWM输出连接时，逐周期的电流控制回路

COMP 主要特性：

- 每个比较器有可配置的正或者负输入，以实现灵活的电压选择
 - 多路I/O 引脚
 - 电源 V_{CC}
 - 温度传感器的输出
 - 支持内部参考电压 V_{REFBUF} 和 V_{CC} 的64阶分压
 - OPA输出作为INP输入
- 迟滞功能可配置
- 可编程的速度和功耗
- 输出可以被连接到I/O或者timer的输入作为触发
 - OCREF_CLR事件（逐周期的电流控制）
 - 为快速PWM shutdown的刹车
 - Timer IC输入
- COMP1和COMP2可以组合成window COMP
- 可配置数字滤波

2.14. 运算放大器(OPA)

OPA1/2 模块可以灵活配置，适用于简易放大器应用。

2.15. LCD 控制器(LCD)

LCD 控制器是一款适用于单色无源液晶显示器(LCD)的数字控制器/驱动器，最多具有 8 个公用端子 (COM) 和 18 个区段端子 (SEG)，用以驱动 72(4x18)或 112 (8x14)个 LCD 图像元素。端子的确切数量取决于数据手册中所述的器件引脚。

2.16. 定时器

PY32F031 不同定时器的特性如下表所示：

表 2-3 定时器特性

类型	Timer	位宽	计数方向	预分频	DMA	捕获/比较通道	互补输出
高级定时器	TIM1	16 位	递增、递减, 中心对齐	1 ~ 65536	支持	4	3
通用定时器	TIM2	32 位	递增、递减,	1 ~ 65536	支持	4	-

类型	Timer	位宽	计数方向	预分频	DMA	捕获/比较通道	互补输出
			中心对齐				
	TIM14	16 位	递增	1 ~ 65536	-	1	-
	TIM16,TIM17	16 位	递增	1 ~ 65536	支持	1	1

2.16.1. 高级定时器

- 16 位递增、递减或中心对齐的自动重载计数器
- 16 位可编程分频器，允许对计数器的时钟频率进行1 ~ 65536的分频
- 多达4个独立的通道
 - 输入捕获
 - 输出比较
 - PWM产生（边缘或者中心对齐模式）
 - 单脉冲模式输出
 - 可重触发的单脉冲模式输出
- 死区时间可编程的互补输出
- 使用外部信号控制定时器和定时器互连的同步电路
- 重复计数器，在计数指定周期数后，才更新时间寄存器
- 刹车输入可以将定时器的输出信号置为复位状态和已知状态
- 中断/DMA产生在以下事件
 - 更新：计数器向上、向下溢出，计数器初始化（通过软件或者内外部触发）
 - 触发事件
 - 输入捕获
 - 输出比较
 - 刹车输入
- 支持增量式的（正交）编码器和为定位用的霍尔传感器电路
- 触发输入作为外部时钟或者按周期的电流管理
- 在MCU debug模式，TIM1可以冻结计数。

2.16.2. 通用定时器

2.16.2.1. TIM2

- TIM2通用定时器是由32位可编程分频器驱动的32位自动重载计数器构成。具有4个独立的通道，每个用于输入捕获/输出比较，PWM或者单脉冲模式输出。
- TIM2可以通过计时器链接功能与TIM1一起工作。
- TIM2支持DMA功能。

- 在MCU debug模式，TIM2可以冻结计数。

2.16.2.2. TIM14

- 通用定时器TIM14由可编程预分频器驱动的16位自动装载计数器构成。
- TIM14具有1个独立通道用于输入捕获/输出比较，PWM或者单脉冲模式输出。
- 在MCU debug模式，TIM14可以冻结计数。

2.16.2.3. TIM16/TIM17

- TIM16和TIM17由可编程预分频器驱动的16位自动装载计数器构成。
- TIM16/TIM17具有1个独立通道用于输入捕获/输出比较，PWM或者单脉冲模式输出。
- TIM16/TIM17具有带死区的互补输出。
- TIM16/TIM17支持DMA功能。
- 在MCU debug模式，TIM16/TIM17可以冻结计数。

2.16.3. 低功耗定时器

- LPTIM为16位向上计数器，包含3位预分频器。支持单次或连续计数模式。
- LPTIM可以配置为Stop模式唤醒源。
- 在MCU debug模式，LPTIM可以冻结计数值。

2.16.4. IWDG

- 芯片内集成了一个独立看门狗定时器（简称IWDG），该模块具有高安全级别、时序精确及灵活使用的特点。IWDG发现并解决由于软件失效造成的功能混乱，并在计数器达到指定的timeout值时触发系统复位。
- IWDG由LSI提供时钟，这样即使主时钟Fail，也能保持工作。
- IWDG最适合需要watchdog作为主应用之外的独立过程，并且无很高的时序准确度限制的应用。
- 通过option byte的控制，可以使能IWDG硬件模式。
- IWDG是Stop模式的唤醒源，以复位的方式唤醒Stop模式。
- 在MCU debug模式，IWDG可以冻结计数值。

2.16.5. WWDG

系统窗口看门狗是基于一个7位的下行计数器，可以设置为自由运行。当出现问题时，它可以作为一个看门狗来复位系统。计数时钟为APB时钟(PCLK)。它具有预警中断能力，计数器可以在MCU debug模式下被冻结。

2.16.6. SysTick 定时器

SysTick 计数器专门用于实时操作系统（RTOS），但也可以用作标准的向下计数器。

SysTick 特性：

- 24位向下计数

- 自装载能力
- 计数器记到0时可产生中断（可屏蔽）

2.17. 实时时钟 RTC

- 实时时钟是一个独立的定时器。RTC模块拥有一组连续计数的计数器，在相应软件配置下，可提供时钟日历的功能。修改计数器的值可以重新设置系统当前的时间和日期。
- RTC为预分频系数最高为 2^{20} 的32位可编程计数器。
- RTC计数器时钟源可以为LSE、LSI、HSE/128，可以作为Stop唤醒源。
- RTC可以产生闹钟中断，秒中断和溢出中断（可屏蔽）。
- RTC支持时钟校准。
- 在MCU debug模式，RTC可以冻结计数。

2.18. 调试支持（DBG）

MCU DBG 模块协助调试器提供以下功能：

- 支持睡眠模式，停止模式
- CPU进入HALT时，控制定时器、看门狗停止计数或者继续计数

MCU DBG 寄存器还提供芯片 ID 编码。使用 SW 调试接口，或者用户程序都可以访问此 ID 编码。

2.19. I²C 接口

I²C(Inter-integrated circuit) 总线接口连接微控制器和串行 I²C 总线。它可以控制所有I²C总线特定的顺序、协议、仲裁和时序，支持标准（Sm）、快速（Fm）、快速增强模式（Fm+）。

根据特定设备的需要，可以使用 DMA 以减轻 CPU 的负担。

2.20. 通用同步异步收发器 USART

PY32F031 包含 3 个 USART，其中 USART1 支持 LIN。

通用同步异步收发器(USART)提供了一种灵活的方法与使用工业标准 NRZ 异步串行数据格式的外部设备之间进行全双工数据交换。USART 利用分数波特率发生器提供宽范围的波特率选择。

它支持同步单向通信和半双工单线通信，它还允许多处理器通信。

支持自动波特率检测。

使用多缓冲器配置的DMA方式，可以实现高速数据通信。

USART特性：

- 全双工异步通信
- NRZ标准格式
- 可配置16倍或者8倍过采样，增加在速度和时钟容忍度的灵活性

- 发送和接收共用的可编程波特率，最高达4.5 Mbit/s
- 自动波特率检测
- 可编程的数据长度8位或者9位
- 可配置的停止位（1或者2位）
- 同步模式和为同步通讯的时钟输出功能
- 单线半双工通讯
- 独立的发送和接收使能位
- 硬件流控制
- 通过DMA缓冲接收/发送字节
- 检测标志
 - 接收buffer满
 - 发送buffer空
 - 传输结束
- 奇偶校验控制
 - 发送校验位
 - 对接收数据进行校验
- 带标志的中断源
 - CTS改变
 - 发送寄存器空
 - 发送完成
 - 接收数据寄存器满
 - 检测到总线空闲
 - 溢出错误
 - 帧错误
 - 噪音操作
 - 检测错误
- 多处理器通信
 - 如果地址不匹配，则进入静默模式
- 从静默模式唤醒：通过空闲检测和地址标志检测

2.21. 串行外设接口 SPI

PY32F031 包含 2 个 SPI，其中 SPI1 支持 I²S。

串行外设接口(SPI)允许芯片与外部设备以半双工、全双工、单工同步的串行方式通信。此接口可以被配置成主模式，并为外部从设备提供通信时钟(SCK)。接口还能以多主配置方式工作。

SPI特性如下:

- Master 或者slave 模式
- 3线全双工同步传输
- 2线半双工同步传输 (有双向数据线)
- 2线单工同步传输 (无双向数据线)
- 8位或者16位传输帧选择
- 支持多主模式
- 主模式波特率预分频系数 (最大为 $f_{PCLK}/2$)
- 从模式频率 (最大为 $f_{PCLK}/4$)
- 主模式和从模式下均可以由软件或硬件进行NSS管理: 主/从操作模式的动态改变
- 可编程的时钟极性和相位
- 可编程的数据顺序, MSB在前或LSB在前
- 可触发中断的专用发送和接收标志
- SPI总线忙状态标志
- 支持可靠通信的硬件CRC
 - 在发送模式下, CRC值可以被作为最后一个字节发送
 - 在全双工模式中对接收到的最后一个字节自动进行CRC校验
- Motorola模式
- 可触发引起中断的主模式故障、过载以及CRC错误标志
- 2个具备DMA能力的深度为4, 宽度为16位 (当数据帧设置为8位时, 宽度为8位) 的嵌入式Rx和Tx FIFOs

I²S特性如下:

- 单工通信(仅发送或接收)
- 主或者从操作
- 8位线性可编程预分频器, 获得精确的音频采样频率(8 kHz到192 kHz)
- 数据格式可以是16位, 24位或者32位
- 音频信道固定数据帧为16位(16位数据帧)或32位(16、24或32位数据帧)
- 可编程的时钟极性(稳定态)
- 从发送模式下的下溢标志位和主/从接收模式下的溢出标志位
- 16位数据寄存器用来发送和接收, 在通道两端各有一个寄存器
- 支持的I²S协议:
 - I²S飞利浦标准
 - MSB对齐标准(左对齐)
 - LSB对齐标准(右对齐)

— PCM标准(16位通道帧上带长或短帧同步或者16位数据帧扩展为32位通道帧)

- 数据方向总是MSB在先
- 发送和接收都具有DMA能力
- 主时钟可以输出到外部音频设备，比率固定为 $256 \times f_s$ (f_s 为音频采样频率)

2.22. SWD

ARM SWD接口允许串口调试工具连接到 PY32F031。

Puya Confidential

3. 引脚配置

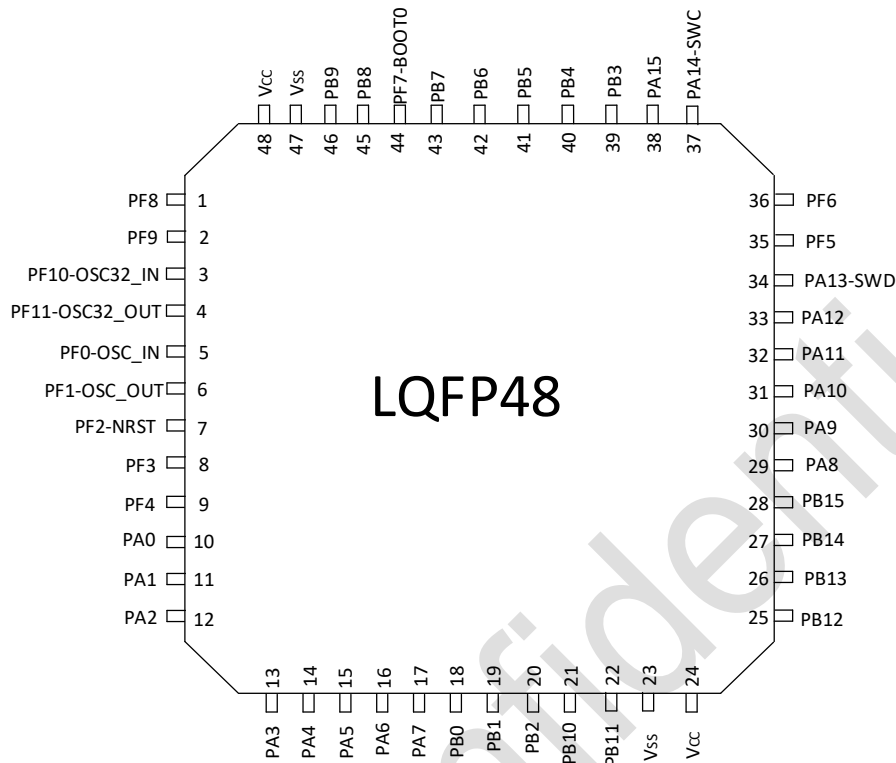


图 3-1 LQFP48 Pinout1 PY32F031C1xTx (Top view)

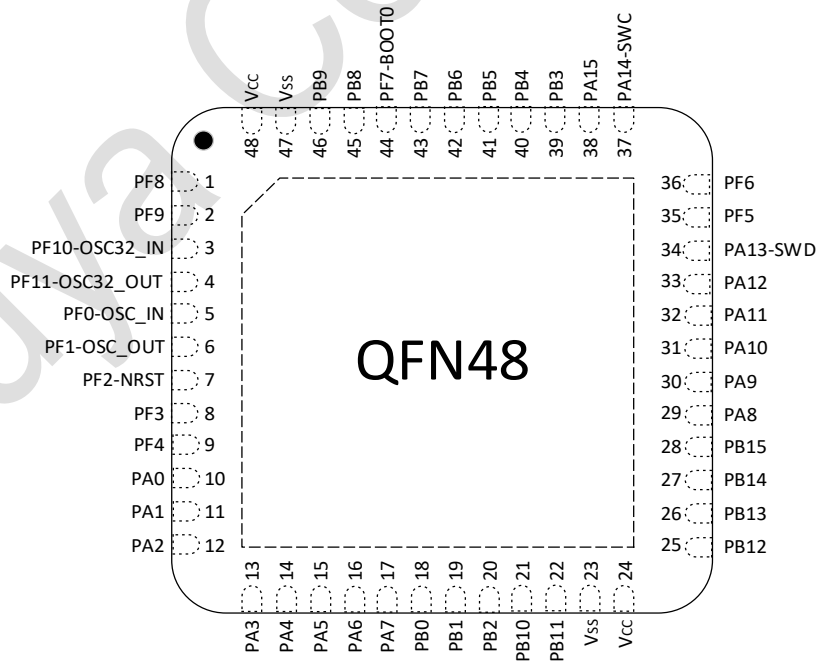


图 3-2 QFN48(6*6) Pinout1 PY32F031C1xUx (Top view)

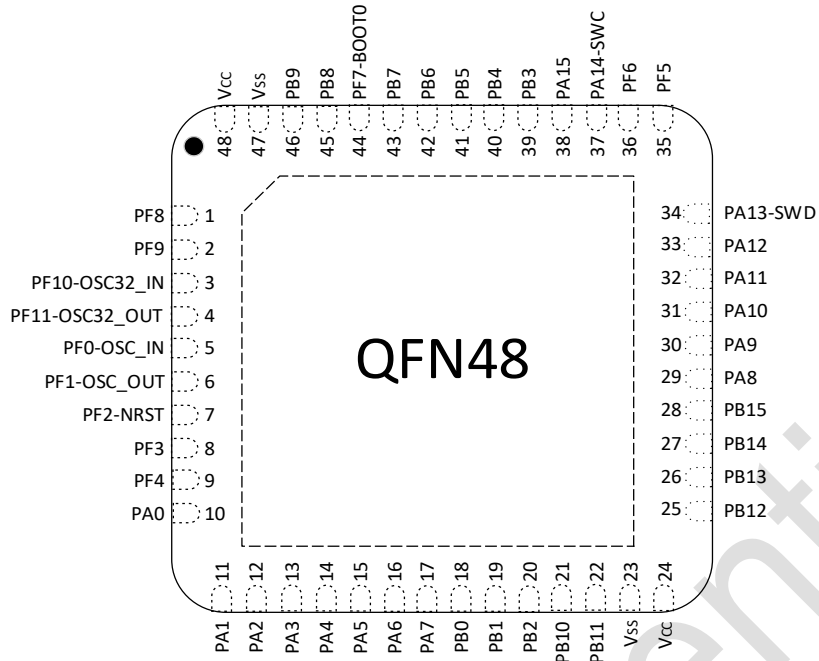


图 3-3 QFN48(5*5) Pinout2 PY32F031C2xUx (Top view)

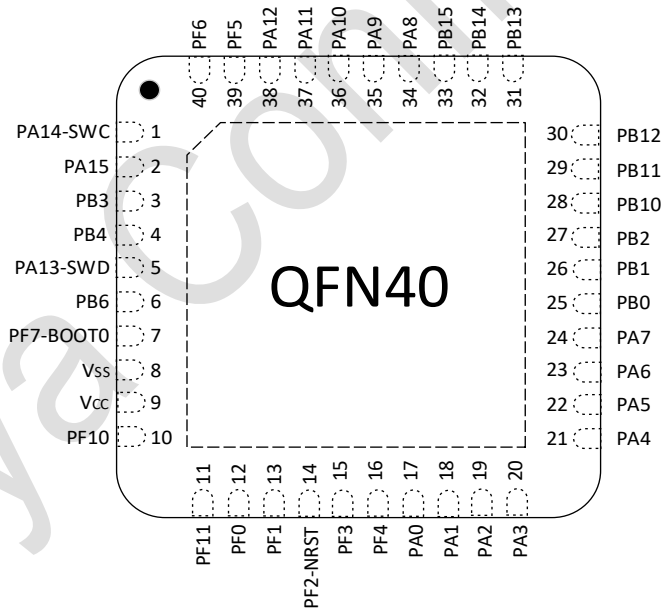


图 3-4 QFN40 Pinout1 PY32F031H1xUx (Top view)

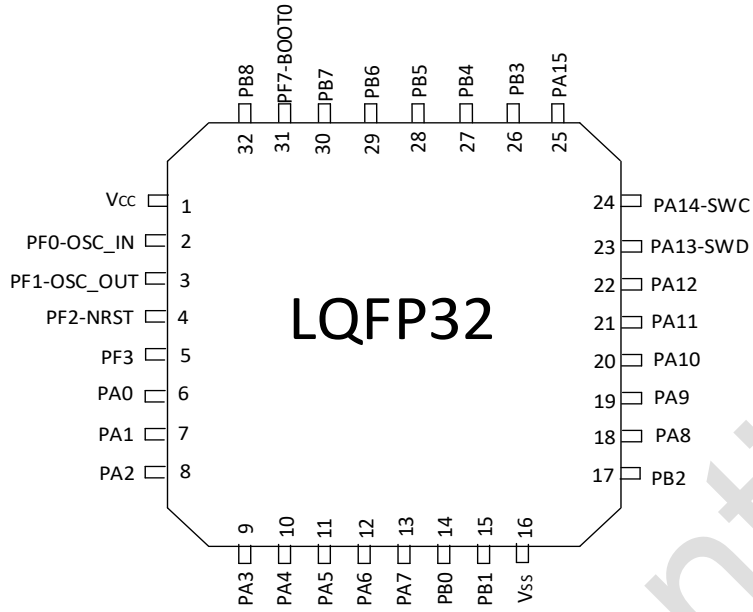


图 3-5 LQFP32 Pinout1 PY32F031K1xTx (Top view)

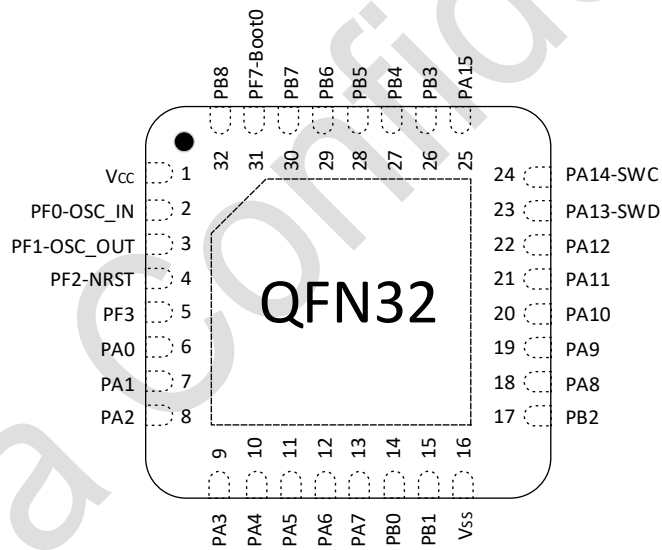


图 3-6 QFN32(5*5) Pinout1 PY32F031K1xUx (Top view)

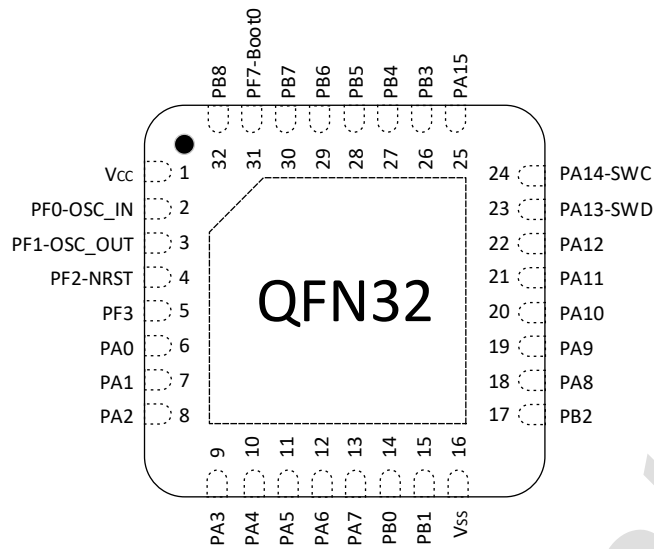


图 3-7 QFN32(4*4) Pinout2 PY32F031K2xUx (Top view)

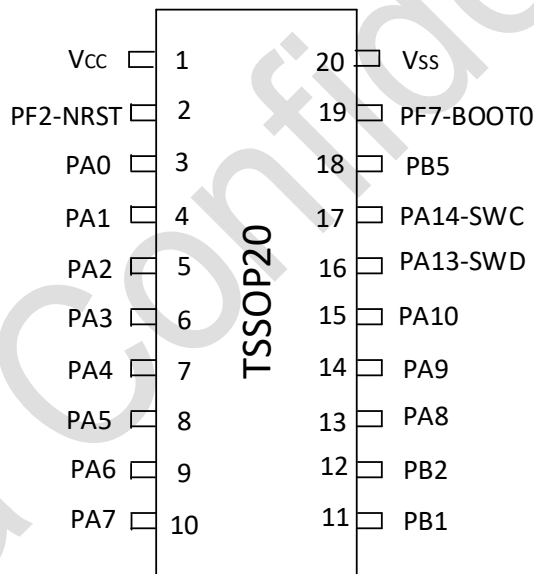


图 3-8 TSSOP20 Pinout1 PY32F031F1xPx (Top view)

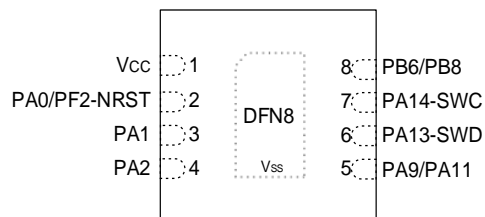


图 3-9 DFN8(2*2) Pinout1 PY32F031L1xDx (Top view)

表 3-1 引脚定义的术语和符号

类型		符号	定义
端口类型		S	Supply 引脚
		G	Ground 引脚
		I/O	Input/output 引脚
		NC	无定义
端口结构		COM	正常 5 V 端口, 支持模拟输入输出功能
		NRST	复位端口, 内部带弱上拉电阻, 不支持模拟输入输出功能
		_L	大电流 COM 端口, 支持模拟输入输出功能
		_F	具有模拟输入功能的 I ² C Fm+
		_PU	内部带上拉电阻
注		-	除非有其他说明, 不然所有端口都被在复位之间和之后, 作为模拟输入
端口功能	复用功能	-	通过 GPIOx_AFR 寄存器选择的功能
	附加功能	-	通过外设寄存器直接选择或使能的功能

表 3-2 引脚定义

封装类型					复位	端口类型	端口结构	脚	端口功能	
DFN8 L1	TSSOP20 F1	LQFP32 K1 /QFN32 K1 / K2	QFN40 H1	LQFP48 C1 /QFN48 C1 / C2					复用功能	附加功能
-	-	-	-	1	PF8	I/O	COM	-	TIM1_CH1 SPI2_MOSI USART2_RX MCO	-
-	-	-	-	2	PF9	I/O	COM	-	TIM2_CH1 TIM1_CH1N SPI2_SCK USART2_TX	LCD_SEG11
-	-	-	10	3	PF10-OSC32_IN	I/O	COM	-	-	OSC32_IN
-	-	-	11	4	PF11-OSC32_OUT	I/O	COM	-	-	OSC32_OUT
-	-	2	12	5	PF0-OSC_IN	I/O	COM_F	-	SPI2_SCK USART2_RX TIM14_CH1 USART1_RX USART2_TX I2C1_SDA I2C2_SDA	OSC_IN LCD_SEG10
-	-	3	13	6	PF1-OSC_OUT	I/O	COM_F	-	SPI2_MISO USART2_TX	OSC_OUT LCD_SEG9

封装类型					复位	端口类型	端口结构	脚	端口功能	
DFN8 L1	TSSOP20 F1	LQFP32 K1 /QFN32 K1 / K2	QFN40 H1	LQFP48 C1 /QFN48 C1 / C2					复用功能	附加功能
									USART1_TX	
									USART2_RX	
									I2C1_SCL	
									I2C2_SCL	
									SP1_NSS/I2S1_WS	
									TIM14_CH	
2	2	4	14	7	PF2-NRST	I/O	NRST	(1)	MCO	NRST
									SPI2_MOSI	
									USART2_RX	
									TIM2_CH2	
									TIM1_CH2	
									TIM1_CH1N	
-	-	5	15	8	PF3	I/O	COM	-	USART1_TX	COMP2_INP5 LCD_SEG8
									USART2_TX	
									SPI2_MISO	
									SP11_NSS/I2S1_WS	
									TIM2_CH3	
									RTC_OUT	
-	-	-	16	9	PF4	I/O	COM	-	-	-
2	3	6	17	10	PA0	I/O	COM_L	-	SPI2_SCK	ADC_IN0

封装类型					复位	端口类型	端口结构	脚	端口功能	
DFN8 L1	TSSOP20 F1	LQFP32 K1 /QFN32 K1 / K2	QFN40 H1	LQFP48 C1 /QFN48 C1 / C2					复用功能	附加功能
									USART1_CTS USART2_CTS COMP1_OUT TIM1_CH3 TIM1_CH1N IR_OUT USART3_CTS USART2_TX SPI1_MISO/I2S1_MCK	COMP1_INM1 LCD_SEG7
3	4	7	18	11	PA1	I/O	COM	-	SPI1_SCK/I2S1_CK USART1_RTS USART2_RTS EVENTOUT USART3_RX SPI1_MOSI/I2S1_SD USART2_RX USART3_RTS TIM1_CH4 TIM1_CH2N MCO	ADC_IN1 COMP1_INP2 LCD_SEG6

封装类型					复位	端口类型	端口结构	脚	端口功能	
DFN8 L1	TSSOP20 F1	LQFP32 K1 /QFN32 K1 / K2	QFN40 H1	LQFP48 C1 /QFN48 C1 / C2					复用功能	附加功能
4	5	8	19	12	PA2	I/O	COM_F	-	SPI1_MOSI/I2S1_SD USART1_TX USART2_TX COMP2_OUT SPI1_SCK/I2S1_CK TIM2_CH1 I2C1_SDA I2C2_SDA	ADC_IN2 COMP2_INM2 LCD_SEG5
-	6	9	20	13	PA3	I/O	COM_F	-	SPI2_MISO USART1_RX USART2_RX EVENTOUT SPI1_MOSI/I2S1_SD TIM1_CH1 I2C1_SCL I2C2_SCL	ADC_IN3 COMP2_INP4 LCD_SEG4
-	7	10	21	14	PA4	I/O	COM	-	SPI1_NSS/I2S1_WS USART1_CK SPI2_MOSI TIM14_CH1	ADC_IN4 COMP2_INP3 LCD_SEG3

封装类型					复位	端口类型	端口结构	脚	端口功能	
DFN8 L1	TSSOP20 F1	LQFP32 K1 /QFN32 K1 / K2	QFN40 H1	LQFP48 C1 /QFN48 C1 / C2					复用功能	附加功能
-	8	11	22	15	PA5	I/O	COM	-	USART2_CK ENENTOUT TIM2_CH3 USART2_TX USART3_TX RTC_OUT	
-	8	11	22	15	PA5	I/O	COM	-	SPI1_SCK/I2S1_CK EVENTOUT TIM2_CH2 USART2_RX MCO	ADC_IN5 COMP2_INP2 LCD_SEG2
-	9	12	23	16	PA6	I/O	COM	-	SPI1_MISO/I2S1_MCK TIM2_CH1 TIM1_BKIN TIM16_CH1 COMP1_OUT USART1_CK RTC_OUT	ADC_IN6
-	10	13	24	17	PA7	I/O	COM_F	-	SPI1_MOSI/I2S1_SD TIM2_CH2	ADC_IN7

封装类型					复位	端口类型	端口结构	脚	端口功能	
DFN8 L1	TSSOP20 F1	LQFP32 K1 /QFN32 K1 / K2	QFN40 H1	LQFP48 C1 /QFN48 C1 / C2					复用功能	附加功能
-	-	14	25	18	PB0	I/O	COM	-	TIM1_CH1N TIM14_CH1 TIM17_CH1 EVENTOUT COMP2_OUT USART1_TX USART2_TX I2C1_SDA I2C2_SDA SPI1_MISO/I2S1_MCK	
-	-	14	25	18	PB0	I/O	COM	-	SPI1_NSS/I2S1_WS TIM2_CH3 TIM1_CH2N EVENTOUT COMP1_OUT USART3_CK	ADC_IN8
-	11	15	26	19	PB1	I/O	COM	-	TIM14_CH1 TIM2_CH4 TIM1_CH3N EVENTOUT	ADC_IN9 COMP1_INM0

封装类型					复位	端口类型	端口结构	脚	端口功能	
DFN8 L1	TSSOP20 F1	LQFP32 K1 /QFN32 K1 / K2	QFN40 H1	LQFP48 C1 /QFN48 C1 / C2					复用功能	附加功能
-	12	17	27	20	PB2	I/O	COM_L	-	USART3_RTS	
-	-	-	28	21	PB10	I/O	COM_F	-	USART1_RX USART2_RX TIM1_CH2 USART3_RX SPI2_SCK	COMP1_INP1 LCD_SEG1
-	-	-	29	22	PB11	I/O	COM_F	-	SPI2_SCK TIM2_CH3 USART3_TX I2C2_SCL I2C1_SCL	-
-	-	-	-	23	V _{SS}	G	-	-	TIM2_CH4 USART3_RX EVENTOUT I2C1_SDA I2C2_SDA	-
-	-	-	-	24	V _{CC}	S	-	-	Ground	Digital power supply
-	-	-	30	25	PB12	I/O	COM	-	SPI2_NSS/I2S1_WS SPI2_NSS	-

封装类型					复位	端口类型	端口结构	脚	端口功能	
DFN8 L1	TSSOP20 F1	LQFP32 K1 /QFN32 K1 / K2	QFN40 H1	LQFP48 C1 /QFN48 C1 / C2					复用功能	附加功能
									TIM1_BKIN	
									EVENTOUT	
									USART3_RTS	
									TIM1_BKIN	
-	-	-	31	26	PB13	I/O	COM	-	SPI2_SCK	-
									TIM1_CH1N	
									SPI1_SCK/I2S1_CK	
									USART3_CTS	
-	-	-	32	27	PB14	I/O	COM	-	SPI2_MISO	-
									TIM1_CH2N	
									SPI1_MISO/I2S1_MCK	
									USART3_RTS	
-	-	-	33	28	PB15	I/O	COM	-	SPI2_MOSI	-
									TIM1_CH3N	
									SPI1_MOSI/I2S1_SD	
-	13	18	34	29	PA8	I/O	COM_F	-	SPI2_NSS	OPA1_OUT LCD_SEG0
									USART1_CK	
									TIM1_CH1	
									USART2_CK	
									MCO	

封装类型					复位	端口类型	端口结构	脚	端口功能	
DFN8 L1	TSSOP20 F1	LQFP32 K1 /QFN32 K1 / K2	QFN40 H1	LQFP48 C1 /QFN48 C1 / C2					复用功能	附加功能
									EVENTOUT	
									USART1_RX	
									USART2_RX	
									SPI1_MOSI/I2S1_SD	
									I2C1_SCL	
									I2C2_SCL	
5	14	19	35	30	PA9	I/O	COM_F	-	SPI2_MISO	OPA1_INP LCD_COM0
									USART1_TX	
									TIM1_CH2	
									USART2_TX	
									MCO	
									I2C1_SCL	
									EVENTOUT	
									I2C1_SDA	
									I2C2_SDA	
									TIM1_BKIN	
									SPI1_SCK/I2S1_CK	
									USART1_RX	
-	15	20	36	31	PA10	I/O	COM_F	-	SPI2_MOSI	OPA1_INN LCD_COM1
									USART1_RX	

封装类型					复位	端口类型	端口结构	脚	端口功能	
DFN8 L1	TSSOP20 F1	LQFP32 K1 /QFN32 K1 / K2	QFN40 H1	LQFP48 C1 /QFN48 C1 / C2					复用功能	附加功能
									TIM1_CH3	
									TIM17_BKIN	
									USART2_RX	
									I2C1_SDA	
									EVENTOUT	
									I2C1_SCL	
									I2C2_SCL	
									SPI1_NSS/I2S1_WS	
									USART1_TX	
5	-	21	37	32	PA11	I/O	COM_F	-	SPI1_MISO/I2S1_MCK	LCD_COM2
									USART1_CTS	
									TIM1_CH4	
									EVENTOUT	
									USART2_CTS	
									I2C1_SCL	
									COMP1_OUT	
									I2C2_SCL	
-	-	22	38	33	PA12	I/O	COM_F	-	SPI1_MOSI/I2S1_SD	LCD_COM3
									USART1_RTS	
									TIM1_ETR	

封装类型					复位	端口类型	端口结构	脚	端口功能	
DFN8 L1	TSSOP20 F1	LQFP32 K1 /QFN32 K1 / K2	QFN40 H1	LQFP48 C1 /QFN48 C1 / C2					复用功能	附加功能
									USART2_RTS	
									EVENTOUT	
									I2C1_SDA	
									COMP2_OUT	
									I2C2_SDA	
6	16	23	5	34	PA13-SWDIO	I/O	COM	(2)	SWDIO	
									IR_OUT	
									EVENTOUT	
									SPI1_MISO/I2S1_MCK	-
									TIM1_CH2	
									USART1_RX	
									MCO	
-	-	-	39	35	PF5	I/O	COM_PU	-	IR_OUT	
									EVENTOUT	
									USART1_RX	
									SPI1_MISO/I2S1_MCK	-
									I2C2_SCL	
									I2C2_SDA	
									TIM1_CH2	
-	-	-	40	36	PF6	I/O	COM_PU	-	USART1_TX	-

封装类型					复位	端口类型	端口结构	脚	端口功能	
DFN8 L1	TSSOP20 F1	LQFP32 K1 /QFN32 K1 / K2	QFN40 H1	LQFP48 C1 /QFN48 C1 / C2					复用功能	附加功能
									TIM1_CH2N	
									USART2_TX	
									EVENTOUT	
									I2C2_SDA	
									I2C2_SCL	
7	17	24	1	37	PA14-SWCLK	I/O	COM	(2)	SWCLK	
									USART1_TX	
									USART2_TX	
									EVENTOUT	-
									MCO	
									SPI1_SCK/I2S1_CK	
									USART3_TX	
-	-	25	2	38	PA15	I/O	COM_L	-	SPI1_NSS/I2S1_WS	OPA2_INN LCD_COM4/SEG17
									USART1_RX	
									USART2_RX	
									EVENTOUT	
									USART3_RX	
-	-	26	3	39	PB3	I/O	COM_L	-	SPI1_SCK/I2S1_CK	OPA2_INP COMP2_INM1 LCD_COM5/SEG16
									TIM1_CH2	
									USART1_RTS	

封装类型					复位	端口类型	端口结构	脚	端口功能	
DFN8 L1	TSSOP20 F1	LQFP32 K1 /QFN32 K1 / K2	QFN40 H1	LQFP48 C1 /QFN48 C1 / C2					复用功能	附加功能
									USART2_RTS	
									EVENTOUT	
									USART3_RTS	
-	-	27	4	40	PB4	I/O	COM_L	-	SPI1_MISO/I2S1_MCK	OPA2_OUT COMP2_INP1 LCD_COM6/SEG15
									TIM2_CH1	
									USART2_CTS	
									USART1_CTS	
									TIM17_BKIN	
									EVENTOUT	
									USART3_CTS	
-	18	28	-	41	PB5	I/O	COM_L	-	SPI1_MOSI/I2S1_SD	LCD_COM7/SEG14
									TIM2_CH2	
									TIM16_BKIN	
									USART2_CK	
									USART1_CK	
									COMP1_OUT	
									USART3_CK	
									TIM1_CH1	
8	-	29	6	42	PB6	I/O	COM_FL	-	USART1_TX	COMP2_INP0 LCD_SEG13
									TIM1_CH3	

封装类型					复位	端口类型	端口结构	脚	端口功能	
DFN8 L1	TSSOP20 F1	LQFP32 K1 /QFN32 K1 / K2	QFN40 H1	LQFP48 C1 /QFN48 C1 / C2					复用功能	附加功能
									TIM16_CH1N	
									USART2_TX	
									SPI2_MISO	
									I2C1_SCL	
									EVENTOUT	
									I2C2_SCL	
-	-	30	-	43	PB7	I/O	COM_FL	-	USART1_RX	PVD_IN COMP2_INM0 LCD_SEG12
									SPI2_MOSI	
									TIM17_CH1N	
									USART2_RX	
									I2C1_SDA	
									EVENTOUT	
									I2C2_SDA	
									TIM1_CH2	
-	19	31	7	44	PF7-BOOT0	I/O	COM	(3)	-	BOOT0
8	-	32	-	45	PB8	I/O	COM_F	-	SPI2_SCK	COMP1_INP0
									TIM16_CH1	
									I2C1_SCL	
									I2C2_SCL	
									USART2_TX	

封装类型					复位	端口类型	端口结构	脚	端口功能	
DFN8 L1	TSSOP20 F1	LQFP32 K1 /QFN32 K1 / K2	QFN40 H1	LQFP48 C1 /QFN48 C1 / C2					复用功能	附加功能
-	-	-	-	46	PB9	I/O	COM	-	EVENTOUT USART1_TX SPI2_NSS I2C1_SDA I2C2_SDA TIM17_CH1 IR_OUT	-
-	20	16	8	47	V _{ss}	G	-	-	TIM17_CH1 EVENTOUT IROUT	-
1	1	1	9	48	V _{cc}	S	-	-	Ground Digital power supply	

1. 选择PF2或者NRST是通过option bytes进行配置。
2. 复位后，PA13和PA14两个pin被配置为SWDIO和SWCLK AF功能，前者内部上拉电阻、后者内部下拉电阻被激活。
3. PF7-BOOT0默认数字输入模式，且下拉使能。
4. 两个IO端口引出在同一个pin脚，同一时间只能使用其中任意一个IO端口，且另外一个IO必须配置为模拟模式（MODEy[1:0]为0B11）。

3.1. 端口 A 复用功能映射

表 3-3 端口 A 复用功能映射

Port	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
PA0	SPI2_SCK	USART1_CTS	-	-	USART2_CTS	-	-	COMP1_OUT	-	USART2_TX	SPI1_MISO/ I2S1_MCK	USART3_CTS	-	TIM1_CH3	TIM1_CH1N	IR_OUT
PA1	SPI1_SCK/ I2S1_CK	USART1_RTS	-	-	USART2_RTS	-	-	EVENTOUT	USART3_RX	USART2_RX	SPI1_MOSI/ I2S1_SD	USART3_RTS	-	TIM1_CH4	TIM1_CH2N	MCO
PA2	SPI1_MOSI/ I2S1_SD	USART1_TX	-	-	USART2_TX	-	-	COMP2_OUT	-	-	SPI1_SCK/ I2S1_CK	I2C2_SDA	I2C1_SDA	TIM2_CH1	-	-
PA3	SPI2_MISO	USART1_RX	-	-	USART2_RX	-	-	EVENTOUT	-	-	SPI1_MOSI/ I2S1_SD	I2C2_SCL	I2C1_SCL	TIM1_CH1	-	-
PA4	SPI1_NSS/ I2S1_WS	USART1_CK	SPI2_MOSI	-	TIM14_CH1	USART2_CK	-	EVENTOUT	USART3_TX	USART2_TX	-	-	-	TIM2_CH3	-	RTC_OUT
PA5	SPI1_SCK/ I2S1_CK	-	-	-	-	-	-	EVENTOUT	-	USART2_RX	-	-	-	TIM2_CH2	-	MCO
PA6	SPI1_MISO/ I2S1_MCK	TIM2_CH1	TIM1_BKIN	-	-	TIM16_CH1	-	COMP1_OUT	USART1_CK	-	-	-	-	-	-	RTC_OUT
PA7	SPI1_MOSI/ I2S1_SD	TIM2_CH2	TIM1_CH1N	-	TIM14_CH1	TIM17_CH1	EVENTOUT	COMP2_OUT	USART1_TX	USART2_TX	SPI1_MISO/ I2S1_MCK	I2C2_SDA	I2C1_SDA	-	-	-
PA8	SPI2_NSS	USART1_CK	TIM1_CH1	-	USART2_CK	MCO	-	EVENTOUT	USART1_RX	USART2_RX	SPI1_MOSI/ I2S1_SD	I2C2_SCL	I2C1_SCL	-	-	-
PA9	SPI2_MISO	USART1_TX	TIM1_CH2	-	USART2_TX	MCO	I2C1_SCL	EVENTOUT	USART1_RX	-	SPI1_SCK/ I2S1_CK	I2C2_SDA	I2C1_SDA	TIM1_BKIN	-	-
PA10	SPI2_MOSI	USART1_RX	TIM1_CH3	-	USART2_RX	TIM17_BKIN	I2C1_SDA	EVENTOUT	USART1_TX	-	SPI1_NSS/ I2S1_WS	I2C2_SCL	I2C1_SCL	-	-	-
PA11	SPI1_MISO/ I2S1_MCK	USART1_CTS	TIM1_CH4	-	USART2_CTS	EVENTOUT	I2C1_SCL	COMP1_OUT	-	-	-	I2C2_SCL	-	-	-	-
PA12	SPI1_MOSI/ I2S1_SD	USART1_RTS	TIM1_ETR	-	USART2_RTS	EVENTOUT	I2C1_SDA	COMP2_OUT	-	-	-	I2C2_SDA	-	-	-	-
PA13	SWDIO	IR_OUT	-	-	-	-	-	EVENTOUT	USART1_RX	-	SPI1_MISO/ I2S1_MCK	-	-	TIM1_CH2	-	MCO
PA14	SWCLK	USART1_TX	-	-	USART2_TX	-	-	EVENTOUT	USART3_TX	-	SPI1_SCK/ I2S1_CK	-	-	-	-	MCO
PA15	SPI1_NSS/ I2S1_WS	USART1_RX	-	-	USART2_RX	-	-	EVENTOUT	USART3_RX	-	-	-	-	-	-	-

3.2. 端口 B 复用功能映射

表 3-4 端口 B 复用功能映射

Port	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
PB0	SPI1_NSS/ I2S1_WS	TIM2_CH3	TIM1_CH2N	-	-	EVENTOUT	-	COMP1_OUT	-	-	-	USART3_CK	-	-	-	-
PB1	TIM14_CH1	TIM2_CH4	TIM1_CH3N	-	-	-	-	EVENTOUT	-	-	-	USART3_RTS	-	-	-	-
PB2	USART1_RX	-	TIM1_CH2	USART2_RX	-	-	-	-	USART3_RX	-	SPI2_SCK	-	-	-	-	-
PB3	SPI1_SCK/ I2S1_CK	TIM1_CH2	-	USART1_RTS	USART2_RTS	-	-	EVENTOUT	USART3_RTS	-	-	-	-	-	-	-
PB4	SPI1_MISO/ I2S1_MCK	TIM2_CH1	-	USART1_CTS	USART2_CTS	TIM17_BKIN	-	EVENTOUT	USART3_CTS	-	-	-	-	-	-	-
PB5	SPI1_MOSI/ I2S1_SD	TIM2_CH2	TIM16_BKIN	USART1_CK	USART2_CK	-	-	COMP1_OUT	USART3_CK	-	-	-	-	TIM1_CH1	-	-
PB6	USART1_TX	TIM1_CH3	TIM16_CH1N	SPI2_MISO	USART2_TX	-	I2C1_SCL	EVENTOUT	-	-	-	I2C2_SCL	-	-	-	-
PB7	USART1_RX	SPI2_MOSI	TIM17_CH1N	-	USART2_RX	-	I2C1_SDA	EVENTOUT	-	-	-	I2C2_SDA	-	TIM1_CH2	-	-
PB8	-	SPI2_SCK	TIM16_CH1	-	USART2_TX	I2C2_SCL	I2C1_SCL	EVENTOUT	USART1_TX	-	-	SPI2_NSS	I2C1_SDA	TIM17_CH1	I2C2_SDA	IR_OUT
PB9	-	-	TIM17_CH1	-	-	-	-	EVENTOUT	-	-	-	-	-	-	-	IR_OUT
PB10	SPI2_SCK	-	TIM2_CH3	USART3_TX	-	-	-	-	-	-	-	I2C2_SCL	I2C1_SCL	-	-	-
PB11	-	-	TIM2_CH4	USART3_RX	-	-	-	EVENTOUT	-	-	-	I2C2_SDA	I2C1_SDA	-	-	-
PB12	SPI1_NSS/ I2S1_WS	SPI2_NSS	TIM1_BKIN	-	-	-	-	EVENTOUT	-	-	-	USART3_RTS	-	TIM1_BKIN	-	-
PB13	SPI2_SCK	-	TIM1_CH1N	-	-	-	-	-	-	-	SPI1_SCK/ I2S1_CK	USART3_CTS	-	-	-	-
PB14	SPI2_MISO	-	TIM1_CH2N	-	-	-	-	-	-	-	SPI1_MISO/ I2S1_MCK	USART3_RTS	-	-	-	-
PB15	SPI2_MOSI	-	TIM1_CH3N	-	-	-	-	-	-	-	SPI1_MOSI/ I2S1_SD	-	-	-	-	-

3.3. 端口 F 复用功能映射

表 3-5 端口 F 复用功能映射

Port	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
PF0	-	-	TIM14_CH1	SPI2_SCK	USART2_RX	-	-	-	USART1_RX	USART2_TX	-	I2C2_SDA	I2C1_SDA	-	-	-
PF1	-	-	-	SPI2_MISO	USART2_TX	-	-	-	USART1_TX	USART2_RX	SPI1_NSS/ I2S1_WS	I2C2_SCL	I2C1_SCL	TIM14_CH1	-	-
PF2	-	TIM2_CH2	TIM1_CH2	SPI2_MOSI	USART2_RX	-	MCO	-	-	-	-	-	-	TIM1_CH1N	-	-
PF3	USART1_TX	-	-	SPI2_MISO	USART2_TX	-	-	-	-	-	SPI1_NSS/ I2S1_WS	-	-	TIM2_CH3	-	RTC_OUT
PF4	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
PF5	-	IR_OUT	-	-	-	-	-	EVENTOUT	USART1_RX	-	SPI1_MISO / I2S1_MCK	I2C2_SCL	I2C2_SDA	TIM1_CH2	-	-
PF6	-	USART1_TX	TIM1_CH2N	-	USART2_TX	-	-	EVENTOUT	-	-	-	I2C2_SDA	I2C2_SCL	-	-	-
PF7	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
PF8	-	-	TIM1_CH1	SPI2_MOSI	USART2_RX	-	MCO	-	-	-	-	-	-	-	-	-
PF9	-	TIM2_CH1	TIM1_CH1N	SPI2_SCK	USART2_TX	-	-	-	-	-	-	-	-	-	-	-
PF10	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
PF11	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-

4. 存储器映射

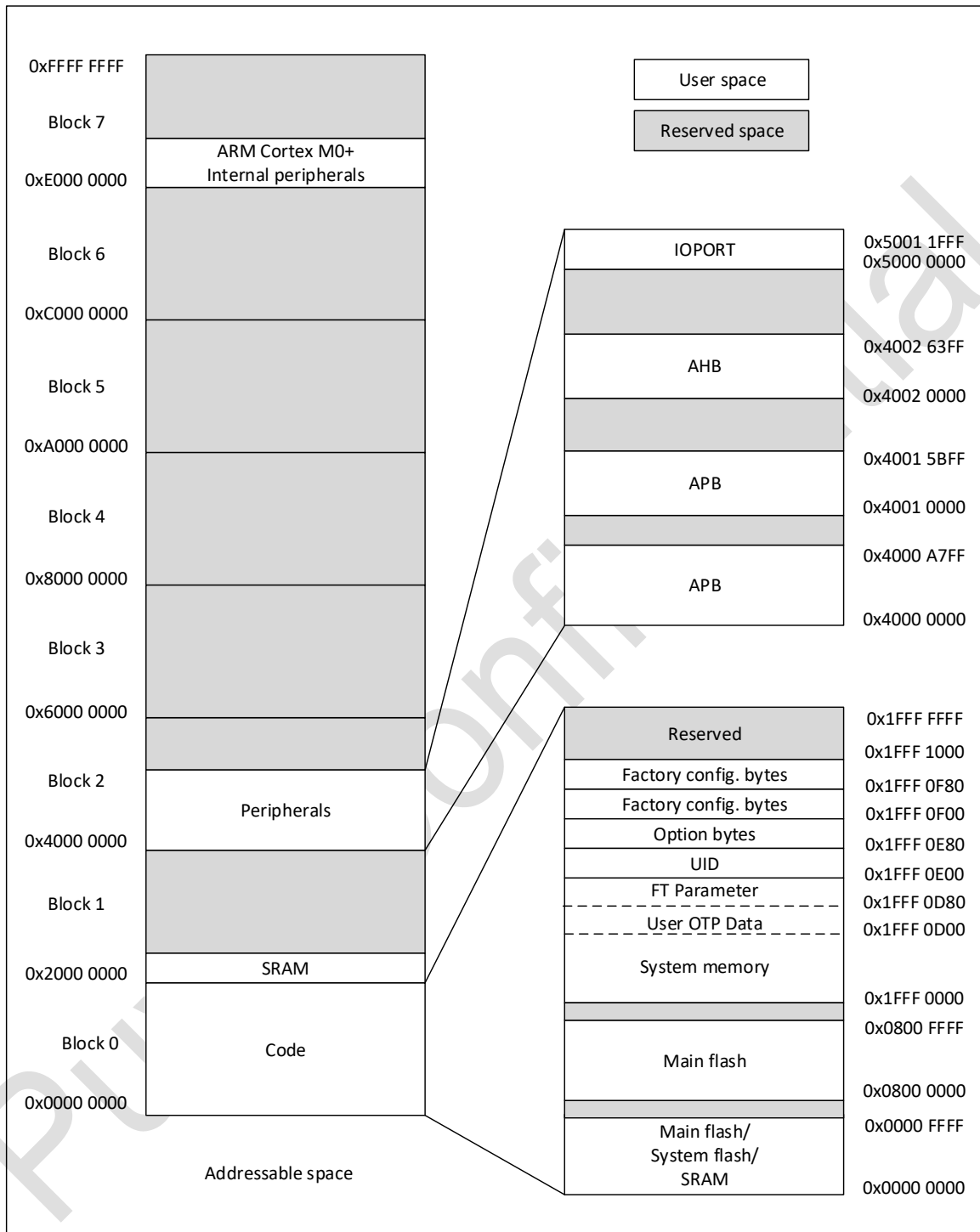


图 4-1 存储器映射

表 4-1 存储器地址

Type	Boundary address	Size	Memory area	Description
SRAM	0x2000 2000-0x3FFF FFFF	-	Reserved	-
	0x2000 0000-0x2000 1FFF	8 KB	SRAM	-
Code	0x1FFF 1000-0x1FFF FFFF	-	Reserved	-
	0x1FFF 0F80-0x1FFF 0FFF	128 bytes	Factory config. bytes	-
	0x1FFF 0F00-0x1FFF 0F7F	128 bytes	Factory config. bytes	-
	0x1FFF 0E80-0x1FFF 0EFF	128 bytes	Option bytes	芯片软硬件 option bytes 信息
	0x1FFF 0E00-0x1FFF 0E7F	128 bytes	UID	Unique ID
	0x1FFF 0D80-0x1FFF 0DFF	128 bytes	FT parameter	-
	0x1FFF 0D00-0x1FFF 0D7F	128 bytes	User OTP Data	用户区
	0x1FFF 0000-0x1FFF 0CFF	3.25 KB	System memory	存放 Boot loader
	0x0801 0000-0x1FFE FFFF	-	Reserved	-
	0x0800 0000-0x0800 FFFF	64 KB	Main flash memory	-
	0x0001 0000-0x07FF FFFF	-	Reserved	-
	0x0000 0000-0x0000 FFFF	64 KB	根据 Boot 配置选择, 是: 1) Main flash memory 2) System flash memory 3) SRAM	-

1. 上述空间标注为Reserved的空间, 无法进行写操作, 读为0, 且产生response error.

表 4-2 外设寄存器地址

Bus	Boundary address	Size	Peripheral
-	0xE000 000-0xE00F FFFF	1 MB	M0+
IOPORT	0x5000 1800-0x5FFF FFFF	-	Reserved
	0x5000 1400-0x5000 17FF	1 KB	GPIOF
	0x5000 0800-0x5000 13FF	-	Reserved
	0x5000 0400-0x5000 07FF	1 KB	GPIOB
	0x5000 0000-0x5000 03FF	1 KB	GPIOA
AHB	0x4002 3C00-0x4FFF FFFF	-	Reserved
	0x4002 3800-0x4002 3BFF	1 KB	HDIV
	0x4002 3400-0x4002 37FF	1 KB	CORDIC
	0x4002 3000-0x4002 33FF	1 KB	CRC
	0x4002 2400-0x4002 2FFF	-	Reserved
	0x4002 2000-0x4002 23FF	1 KB	Flash
	0x4002 1C00-0x4002 1FFF	-	Reserved
	0x4002 1800-0x4002 1BFF	1 KB	EXTI
	0x4002 1400-0x4002 17FF	-	Reserved
	0x4002 1000-0x4002 13FF	1 KB	RCC
	0x4002 0400-0x4002 0FFF	-	Reserved
	0x4002 0000-0x4002 03FF	1 KB	DMA

Bus	Boundary address	Size	Peripheral
APB	0x4001 5C00-0x4001 FFFF	-	Reserved
	0x4001 5800-0x4001 5BFF	1 KB	DBG
	0x4001 4C00-0x4001 57FF	-	Reserved
	0x4001 4800-0x4001 4BFF	1 KB	TIM17
	0x4001 4400-0x4001 47FF	1 KB	TIM16
	0x4001 3C00-0x4001 43FF	-	Reserved
	0x4001 3800-0x4001 3BFF	1 KB	USART1
	0x4001 3400-0x4001 37FF	-	Reserved
	0x4001 3000-0x4001 33FF	1 KB	SPI1
	0x4001 2C00-0x4001 2FFF	1 KB	TIM1
	0x4001 2800-0x4001 2BFF	-	Reserved
	0x4001 2400-0x4001 27FF	1KB	ADC
	0x4001 0400-0x4001 23FF	-	Reserved
	0x4001 0300-0x4001 03FF	1KB	OPA
	0x4001 0200-0x4001 02FF		COMP1 and COMP2
	0x4001 0000-0x4001 01FF		SYSCFG
	0x4000 8000-0x4000 FFFF	-	Reserved
	0x4000 7C00-0x4000 7FFF	1 KB	LPTIM
	0x4000 7400-0x4000 7BFF	-	Reserved
	0x4000 7000-0x4000 73FF	1 KB	PWR
	0x4000 5C00-0x4000 6FFF	-	Reserved
	0x4000 5800-0x4000 5BFF	1 KB	I2C2
	0x4000 5400-0x4000 57FF	1 KB	I2C1
	0x4000 4C00-0x4000 53FF	-	Reserved
	0x4000 4800-0x4000 4BFF	1 KB	USART3
	0x4000 4400-0x4000 47FF	1 KB	USART2
	0x4000 3C00-0x4000 43FF	-	Reserved
	0x4000 3800-0x4000 3BFF	1 KB	SPI2
	0x4000 3400-0x4000 37FF	-	Reserved
	0x4000 3000-0x4000 33FF	1 KB	IWDG
	0x4000 2C00-0x4000 2FFF	1 KB	WWDG
	0x4000 2800-0x4000 2BFF	1 KB	RTC
	0x4000 2400-0x4000 27FF	1 KB	LCD
	0x4000 2000-0x4000 23FF	1 KB	TIM14
0x4000 0400-0x4000 1FFF	-	Reserved	
0x4000 0000-0x4000 03FF	1 KB	TIM2	

5. 电气特性

5.1. 测试条件

除非特殊说明，所有的电压都以 V_{SS} 为基准。

5.1.1. 最小值和最大值

除非特殊说明，通过在环境温度 $T_A = 25\text{ }^\circ\text{C}$ 和 $T_A = T_{A(\max)}$ 下进行的芯片量产测试筛选，保证在最坏的环境温度、供电电压和时钟频率条件下达到最小值和最大值。

基于表格下方注解的电特性结果、设计仿真和/或工艺参数的数据，未在生产中进行测试。最小和最大数值参考了样品测试，取平均值再加或者减三倍的标准偏差。

5.1.2. 典型值

除非特殊说明，典型数据是基于 $T_A = 25\text{ }^\circ\text{C}$ 和 $V_{CC} = 3.3\text{ V}$ 。这些数据仅用于设计指导未经过测试。

典型的 ADC 精度数值是通过对一个标准批次的采样，在所有温度范围下测试得到，95 % 的芯片误差小于等于给出的数值（测量值 $\pm 2\sigma$ ）。

5.1.3. 供电方案

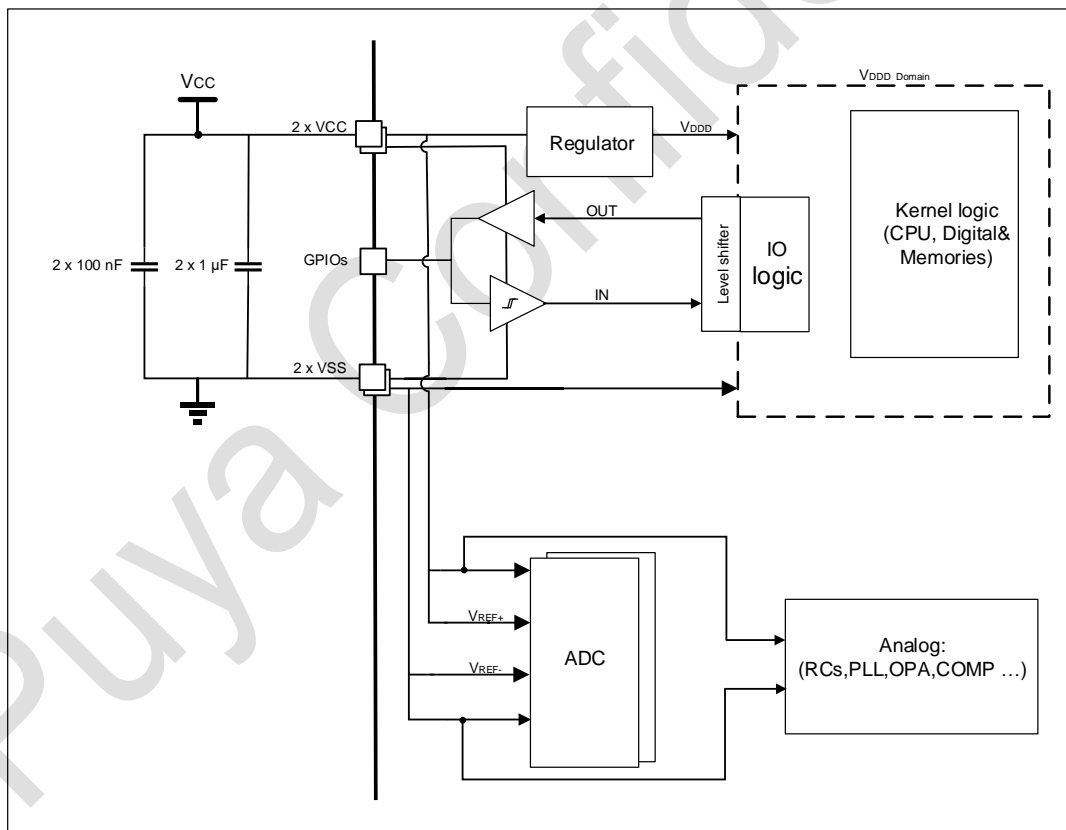


图 5-1 供电方案图

5.2. 绝对最大额定值

如果加在芯片上超过以下表格给出的绝对最大值，可能会导致芯片永久性的损坏。这里只是列出了所能承受的强度分等，并不意味着在此条件下器件的功能操作无误。长时间工作在最大值条件下可能影响芯片的可靠性。

表 5-1 电压特性⁽¹⁾

符号	描述	最小值	最大值	单位
V _{CC}	外部主供电电源	-0.3	6.25	V
V _{IN}	其他引脚的输入电压	-0.3	V _{CC} +0.3	V

1. 电源 V_{CC} 和地 V_{SS} 引脚必须始终连接到外部允许范围内的供电系统上。

表 5-2 电流特性

符号	描述	最大值	单位
ΣI _{VCC}	流进 V _{CC} 引脚的总电流(供应电流) ⁽¹⁾	150	mA
ΣI _{VSS}	流出 V _{SS} 引脚的总电流(流出电流) ⁽¹⁾	150	
ΣI _{IO(PIN)} ⁽²⁾	所有 I/O 和控制引脚的总输出灌电流	110	
	所有 I/O 和控制引脚的总拉电流	110	
I _{IO(PIN)} ⁽²⁾	任意 I/O 和控制引脚的输出灌电流 (除 COM_L I/O)	30	
	任意 COM_L I/O 的输出灌电流	90	
	任意 IO 可控制引脚的拉电流	30	

1. 电源 V_{CC} 和地 V_{SS} 引脚必须始终连接到外部允许范围内的供电系统上。
2. IO类型可参考引脚定义的术语和符号。

表 5-3 温度特性

符号	描述	条件	数值	单位
T _{STG}	存储温度范围	-	-65 ~ +150	°C
T _J	最大结温	-	+150	°C

5.3. 工作条件

5.3.1. 通用工作条件

表 5-4 通用工作条件

符号	参数	条件	最小值	最大值	单位
f _{HCLK}	内部 AHB 时钟频率	-	0	72	MHz
f _{PCLK}	内部 APB 时钟频率	-	0	72	MHz
V _{CC}	标准工作电压	-	1.7	5.5	V
V _{IN}	IO 输入电压	-	-0.3	V _{CC} +0.3	V
T _A	环境温度	x6 版本	-40	85	°C
		x7 版本	-40	105	
T _J	结温	x6 版本	-40	90	°C
		x7 版本	-40	110	

5.3.2. 上下电工作条件

表 5-5 上电和掉电工作条件

符号	参数	条件	最小值	最大值	单位
tvcc	V _{CC} 上升速率	-	10	∞	μs/V
	V _{CC} 下降速率	-	30	∞	

5.3.3. 内嵌复位和 PVD 模块特性

表 5-6 POR/PDR/BOR 模块特性

符号	参数	条件	最小值	典型值	最大值	单位
trSTEMPO ⁽¹⁾	复位重置时间	-	-	4.0	7.5	ms
V _{POR/PDR}	POR/PDR 复位阈值	上升沿	1.53 ⁽²⁾	1.63	1.70	V
		下降沿	1.50	1.60	1.68 ⁽²⁾	
V _{BOR1}	BOR 阈值 1	上升沿	1.70 ⁽²⁾	1.80	1.90	V
		下降沿	1.60	1.70	1.80 ⁽²⁾	
V _{BOR2}	BOR 阈值 2	上升沿	1.90 ⁽²⁾	2.00	2.10	V
		下降沿	1.80	1.90	2.00 ⁽²⁾	
V _{BOR3}	BOR 阈值 3	上升沿	2.10 ⁽²⁾	2.20	2.30	V
		下降沿	2.00	2.10	2.20 ⁽²⁾	
V _{BOR4}	BOR 阈值 4	上升沿	2.30 ⁽²⁾	2.40	2.50	V
		下降沿	2.20	2.30	2.40 ⁽²⁾	
V _{BOR5}	BOR 阈值 5	上升沿	2.50 ⁽²⁾	2.60	2.70	V
		下降沿	2.40	2.50	2.60 ⁽²⁾	
V _{BOR6}	BOR 阈值 6	上升沿	2.70 ⁽²⁾	2.80	2.90	V
		下降沿	2.60	2.70	2.80 ⁽²⁾	
V _{BOR7}	BOR 阈值 7	上升沿	2.90 ⁽²⁾	3.00	3.10	V
		下降沿	2.80	2.90	3.00 ⁽²⁾	
V _{BOR8}	BOR 阈值 8	上升沿	3.10 ⁽²⁾	3.20	3.30	V
		下降沿	3.00	3.10	3.20 ⁽²⁾	
V _{POR_PDR_hyst} ⁽¹⁾	POR/PDR 迟滞电压	-	-	30	-	mV
I _{CC(BOR)} ⁽¹⁾	BOR 功耗	-	-	0.6	-	μA

1. 由设计保证，不在生产中测试。
2. 数据基于考核结果，不在生产中测试。

表 5-7 PVD 模块特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{PVD0}	PVD 阈值 0	上升沿	1.74 ⁽²⁾	1.84	1.94	V
		下降沿	1.64	1.74	1.84 ⁽²⁾	
V _{PVD1}	PVD 阈值 1	上升沿	1.94 ⁽²⁾	2.04	2.14	V
		下降沿	1.84	1.94	2.04 ⁽²⁾	
V _{PVD2}	PVD 阈值 2	上升沿	2.12 ⁽²⁾	2.22	2.32	V
		下降沿	2.02	2.12	2.22 ⁽²⁾	

符号	参数	条件	最小值	典型值	最大值	单位
V _{PVD3}	PVD 阈值 3	上升沿	2.32 ⁽²⁾	2.42	2.52	V
		下降沿	2.22	2.32	2.42 ⁽²⁾	
V _{PVD4}	PVD 阈值 4	上升沿	2.55 ⁽²⁾	2.65	2.75	V
		下降沿	2.45	2.55	2.65 ⁽²⁾	
V _{PVD5}	PVD 阈值 5	上升沿	2.75 ⁽²⁾	2.85	2.95	V
		下降沿	2.65	2.75	2.85 ⁽²⁾	
V _{PVD6}	PVD 阈值 6	上升沿	2.95 ⁽²⁾	3.05	3.15	V
		下降沿	2.85	2.95	3.05 ⁽²⁾	
V _{PVD7}	PVD 阈值 7	上升沿	3.15 ⁽²⁾	3.25	3.35	V
		下降沿	3.05	3.15	3.25 ⁽²⁾	
V _{PVD_BOR_hyst} ⁽¹⁾	PVD 迟滞电压	-	-	100	-	mV
I _{CC (PVD)} ⁽¹⁾	PVD 功耗	-	-	0.6	-	μA

1. 由设计保证，不在生产中测试。
2. 数据基于考核结果，不在生产中测试。

5.3.4. 工作电流特性

表 5-8 运行模式电流

符号	条件			典型值 ⁽¹⁾			最大值 ⁽¹⁾			单位	
	代码	运行	系统时钟	频率	外设时钟	T _A = 25 °C	T _A = 85 °C	T _A = 105 °C	T _A = 25 °C		T _A = 85 °C
I _{cc} (Run)	While(1)	Flash	HSI、PLL(x3)	72 MHz	ON	6.26	12.48	16.54	6.93	16.71	34.02
					OFF	4.28	8.77	14.92	4.47	12.05	26.78
			HSI、PLL(x2)	48 MHz	ON	4.81	9.67	15.42	5.10	13.15	28.49
					OFF	3.42	7.09	12.99	3.55	9.89	23.63
			HSI	24 MHz	ON	2.74	5.78	11.30	2.82	8.25	21.06
					OFF	2.10	4.55	9.60	2.16	6.71	18.18
				16 MHz	ON	1.95	4.28	9.27	2.00	6.38	17.56
					OFF	1.52	3.48	8.02	1.57	5.38	14.95
				8 MHz	ON	1.18	2.80	7.00	1.21	4.53	12.53
					OFF	0.98	2.34	6.32	0.99	3.95	10.88
				4 MHz	ON	0.75	1.84	5.48	0.76	3.31	9.00
					OFF	0.64	1.54	4.94	0.65	2.91	8.04
			HSE bypass、 PLL(x3)	72 MHz	ON	6.30	12.01	16.34	6.99	15.97	32.15
					OFF	4.27	8.16	13.98	4.57	11.09	25.46
			HSE bypass、 PLL(x2)	48 MHz	ON	4.82	9.17	14.87	5.22	12.36	27.28
					OFF	3.50	6.56	12.45	3.68	9.05	22.71
			HSE bypass	32 MHz	ON	4.84	6.63	11.33	4.71	9.17	22.20
					OFF	3.62	5.05	10.07	3.88	7.19	19.52
				8 MHz	ON	1.39	2.63	7.04	1.44	4.17	12.68
					OFF	1.18	2.23	6.46	1.23	3.68	11.31
				1 MHz	ON	0.64	1.17	4.41	0.67	2.33	7.40
					OFF	0.61	1.12	4.25	0.64	2.28	7.19
			LSI	32.768 kHz (SLEEP_EN = 0)	ON	0.19	0.33	2.08	0.20	1.30	3.77
					OFF	0.19	0.33	2.06	0.20	1.30	3.76
32.768 kHz (SLEEP_EN = 1)	ON	0.12		0.23	1.59	0.13	1.18	2.96			
	OFF	0.12		0.23	1.58	0.13	1.18	2.94			

1. 数据基于考核结果，不在生产中测试。

表 5-9 运行模式电流

符号	条件				典型值 ⁽¹⁾			最大值 ⁽¹⁾			单位
	代码	运行	系统时钟	频率	外设时钟	T _A = 25 °C	T _A = 85 °C	T _A = 105 °C	T _A = 25 °C	T _A = 85 °C	
I _{CC} (Run)	While(1)	SRAM	HSI、PLL(x3)	72 MHz	ON	6.22	12.01	16.57	6.70	16.00	34.01
					OFF	4.18	8.01	14.67	4.35	10.90	26.89
			HSI、PLL(x2)	48 MHz	ON	4.50	8.67	15.22	4.70	11.75	28.05
					OFF	3.21	6.07	12.56	3.30	8.45	23.27
			HSI	24 MHz	ON	2.23	4.22	10.10	2.30	6.13	19.34
					OFF	1.60	3.07	8.28	1.65	4.72	15.78
				16 MHz	ON	1.58	3.04	8.25	1.63	4.69	15.72
					OFF	1.16	2.27	6.98	1.20	3.74	12.72
				8 MHz	ON	0.93	1.83	6.24	0.96	3.19	10.93
					OFF	0.71	1.39	5.44	0.74	2.64	9.13
			4 MHz	ON	0.61	1.17	4.92	0.63	2.37	8.20	
				OFF	0.50	0.94	4.25	0.52	2.07	7.18	
			HSE bypass、 PLL(x3)	72 MHz	ON	6.36	11.92	16.38	6.87	15.80	32.52
					OFF	4.32	8.07	14.14	4.52	10.93	25.80
			HSE bypass、 PLL(x2)	48 MHz	ON	4.64	8.69	14.60	4.86	11.71	26.87
					OFF	3.35	6.15	11.97	3.47	8.51	22.35
			HSE bypass	32 MHz	ON	2.95	5.45	11.11	3.07	7.63	21.15
					OFF	2.12	3.90	9.10	2.22	5.70	17.51
				8 MHz	ON	1.15	2.16	6.38	1.20	3.58	11.34
					OFF	0.94	1.77	5.72	0.98	3.11	9.88
				1 MHz	ON	0.61	1.18	4.36	0.64	2.35	7.36
					OFF	0.58	1.13	4.21	0.61	2.29	7.14
			LSI	32.768 kHz (SLEEP_EN = 0)	ON	0.19	0.40	2.04	0.20	1.40	3.93
					OFF	0.19	0.40	1.86	0.20	1.40	3.91
32.768 kHz (SLEEP_EN = 1)	ON	0.10		0.25	1.45	0.11	1.21	2.87			
	OFF	0.10		0.24	1.44	0.11	1.21	2.86			

1. 数据基于考核结果，不在生产中测试。

表 5-10 Sleep 模式电流

符号	条件			典型值 ⁽¹⁾			最大值 ⁽¹⁾			单位
	系统时钟	频率	外设时钟	T _A = 25 °C	T _A = 85 °C	T _A = 105 °C	T _A = 25 °C	T _A = 85 °C	T _A = 105 °C	
I _{cc} (Sleep)	HSI、 PLL(x3)	72 MHz	ON	4.56	8.73	15.17	4.67	11.37	28.11	mA
			OFF	2.33	4.29	10.20	2.40	5.77	19.57	
	HSI、 PLL(x2)	48 MHz	ON	3.45	6.50	12.99	3.53	8.54	24.01	
			OFF	1.99	3.64	9.24	2.05	4.96	17.74	
	HSI	24 MHz	ON	1.72	3.20	8.54	1.77	4.42	16.37	
			OFF	0.98	1.89	6.29	1.01	2.83	11.05	
		16 MHz	ON	1.24	2.37	7.12	1.28	3.42	13.09	
			OFF	0.74	1.46	5.44	0.77	2.29	9.11	
		8 MHz	ON	0.75	1.48	5.50	0.78	2.32	9.22	
			OFF	0.50	0.96	4.10	0.52	1.67	6.92	
		4 MHz	ON	0.52	1.00	4.23	0.54	1.72	7.10	
			OFF	0.39	0.74	3.36	0.41	1.39	5.83	
	HSE bypass、 PLL(x3)	72 MHz	ON	4.64	8.67	14.65	4.81	11.23	26.80	
			OFF	2.44	4.36	9.76	2.54	5.82	18.69	
	HSE bypass、 PLL(x2)	48 MHz	ON	3.56	6.52	12.48	3.67	8.52	22.98	
			OFF	2.11	3.71	8.88	2.19	5.02	17.00	
	HSE bypass	32 MHz	ON	3.57	5.37	10.97	4.02	7.42	19.62	
			OFF	2.77	3.38	8.50	3.47	4.88	14.83	
		8 MHz	ON	0.97	1.78	5.78	1.01	2.67	9.94	
			OFF	0.72	1.34	4.85	0.76	2.11	8.09	
		1 MHz	ON	0.59	1.08	4.08	0.61	1.79	7.02	
			OFF	0.56	1.02	3.90	0.58	1.71	6.77	
	LSI	32.768 kHz (SLEEP_EN = 0)	ON	0.19	0.37	1.74	0.20	0.92	3.72	
			OFF	0.18	0.37	1.73	0.20	0.92	3.70	
32.768 kHz (SLEEP_EN = 1)		ON	0.10	0.22	1.18	0.11	0.74	2.64		
		OFF	0.10	0.22	1.17	0.11	0.74	2.63		

1. 数据基于考核结果，不在生产中测试。

表 5-11 Stop 模式电流

符号	条件			典型值 ⁽¹⁾			最大值 ⁽¹⁾			单位	
	V _{CC}	LDO 模式	LSI	外设时钟	T _A = 25 °C	T _A = 85 °C	T _A = 105 °C	T _A = 25 °C	T _A = 85 °C		T _A = 105 °C
I _{CC} (Stop)	1.7 ~ 5.5 V	MR	开启	RTC+IWDG+LPTIM	88.6	218.0	1269.3	95.9	736.7	2671.4	μA
				IWDG	88.5	217.7	1268.1	95.8	736.3	2668.7	
				LPTIM	88.5	217.6	1269.4	95.8	736.1	2667.2	
				RTC	88.5	217.7	1268.0	95.8	736.2	2662.3	
			关闭	外设关闭	88.4	217.2	1267.6	95.8	736.0	2662.1	
		LPR	开启	RTC+IWDG+LPTIM	4.2	39.4	290.7	4.9	68.3	722.1	
				IWDG	4.1	39.2	290.2	4.8	67.4	719.2	
				LPTIM	4.1	39.2	290.2	4.8	68.0	716.8	
				RTC	4.1	39.1	290.2	4.8	67.4	715.7	
			关闭	外设关闭	4.0	39.1	290.0	4.7	67.2	715.6	

1. 数据基于考核结果，不在生产中测试。

5.3.5. 低功耗模式唤醒时间

表 5-12 低功耗模式唤醒时间

符号	参数 ⁽¹⁾	LDO 模式	条件	典型值 ⁽²⁾	最大值	单位
t _{WMSLEEP}	从 Sleep 模式的唤醒时间	-	-	10.0	-	CPU cycles
t _{WUSTOP}	Stop 的唤醒时间	MR	Flash 中执行程序, HSI(24 MHz)系统时钟, FLS_SLPTIME[1:0] = 00	6.5	-	μs
			Flash 中执行程序, HSI(8 MHz)系统时钟, FLS_SLPTIME[1:0] = 00	9.4	-	
		LPR	Flash 中执行程序, HSI(24 MHz)系统时钟, FLS_SLPTIME[1:0] = 00	10.2	-	
			Flash 中执行程序, HSI(8 MHz)系统时钟, FLS_SLPTIME[1:0] = 00	13.1	-	

1. 唤醒时间的测量是从唤醒时间开始至用户程序读取第一条指令。
2. 数据基于考核结果，不在生产中测试。

5.3.6. 外部时钟源特性

5.3.6.1. 外部高速时钟

在 HSE 的 bypass 模式(RCC_CR 的 HSEBYP 置位)，芯片内的高速起振电路停止工作，相应的 IO 作为标准的 GPIO 使用。

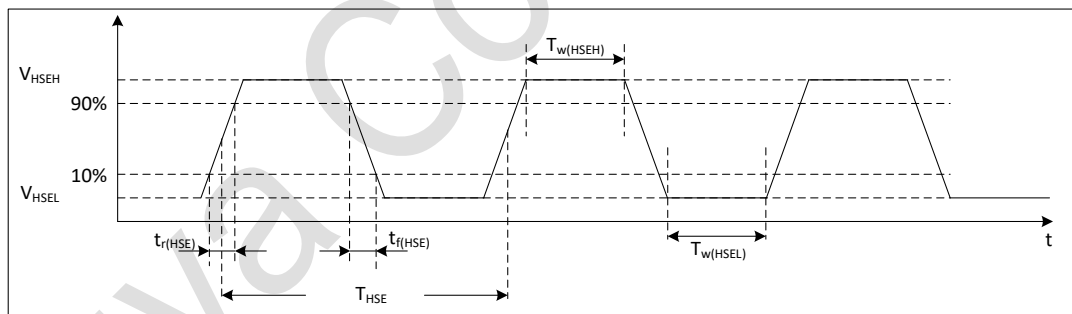


图 5-2 外部高速时钟时序图

表 5-13 外部高速时钟特性

符号	参数 ⁽¹⁾	最小值	典型值	最大值	单位
f _{HSE_ext}	用户外部时钟频率	1	8	32	MHz
V _{HSEH}	输入引脚高电平电压	0.7*V _{CC}	-	V _{CC}	V
V _{HSEL}	输入引脚低电平电压	V _{SS}	-	0.3*V _{CC}	
t _{w(HSEH)} t _{w(HSEL)}	输入高或低的时间	15	-	-	ns
t _{r(HSE)} t _{f(HSE)}	输入上升/下降的时间	-	-	20	ns

1. 由设计保证，不在生产中测试。

5.3.6.2. 外部低速时钟

在 LSE 的 bypass 模式(RCC_BDCR 的 LSEBYP 置位), 芯片内的低速起振电路停止工作, 相应的 IO 作为标准的 GPIO 使用。

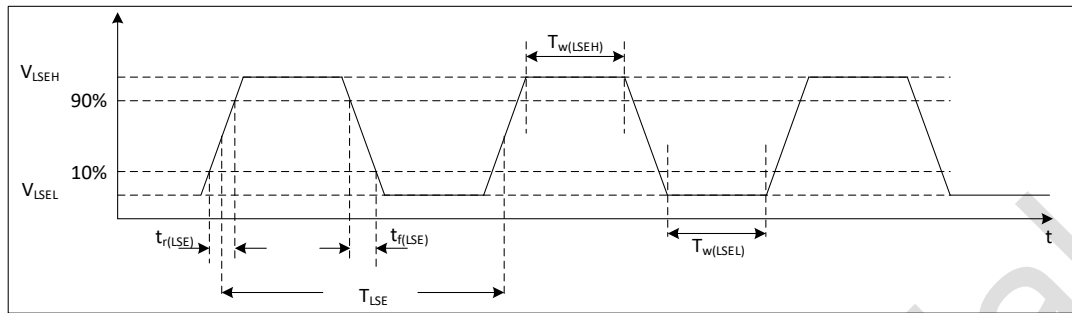


图 5-3 外部低速时钟时序图

表 5-14 外部低速时钟特性

符号	参数 ⁽¹⁾	最小值	典型值	最大值	单位
f_{LSE_ext}	用户外部时钟频率	-	32.768	1000	kHz
V_{LSEH}	输入引脚高电平电压	$0.7 \cdot V_{CC}$	-	-	V
V_{LSEL}	输入引脚低电平电压	-	-	$0.3 \cdot V_{CC}$	V
$t_w(LSEH)$ $t_w(LSEL)$	输入高或低的时间	450	-	-	ns
$t_r(LSE)$ $t_f(LSE)$	输入上升/下降的时间	-	-	50	ns

1. 由设计保证, 不在生产中测试。

5.3.6.3. 外部高速晶体

可以通过外接 4 ~ 32 MHz 的晶体/陶瓷谐振器。在应用中, 晶体和负载电容应该尽可能靠近管脚, 这样可以使输出变形和启动稳定时间最小化。

表 5-15 外部高速晶体特性

符号	参数	条件 ⁽¹⁾⁽⁵⁾	最小值 ⁽²⁾	典型值	最大值 ⁽²⁾	单位
f_{OSC_IN}	振荡频率	-	4	-	32	MHz
$I_{CC}^{(4)}$	HSE 功耗	启动期间	-	-	5.5	mA
$I_{CC}^{(4)}$	HSE 功耗	$R_m = 150 \Omega, C_L = 10 \text{ pF} @ 8 \text{ MHz}$ HSE_DRV [1:0] = 01	-	0.67	-	
		$R_m = 60 \Omega, C_L = 20 \text{ pF} @ 16 \text{ MHz}$ HSE_DRV [1:0] = 10	-	1.31	-	
		$R_m = 60 \Omega, C_L = 9 \text{ pF} @ 24 \text{ MHz}$ HSE_DRV [1:0] = 10	-	1.35	-	
		$R_m = 60 \Omega, C_L = 9 \text{ pF} @ 24 \text{ MHz}$ HSE_DRV [1:0] = 11	-	1.80	-	
$t_{SU(HSE)}^{(3)(4)}$	启动时间	$R_m = 40 \Omega, C_L = 10 \text{ pF} @ 32 \text{ MHz}$ HSE_DRV [1:0] = 11	-	1.86	-	
		$R_m = 150 \Omega, C_L = 10 \text{ pF} @ 8 \text{ MHz}$ HSE_DRV [1:0] = 01	-	1.23	-	
		$R_m = 60 \Omega, C_L = 20 \text{ pF} @ 16 \text{ MHz}$ HSE_DRV [1:0] = 10	-	1.67	-	
		$R_m = 60 \Omega, C_L = 9 \text{ pF} @ 24 \text{ MHz}$ HSE_DRV [1:0] = 10	-	0.44	-	ms

符号	参数	条件 ⁽¹⁾⁽⁵⁾	最小值 ⁽²⁾	典型值	最大值 ⁽²⁾	单位
		$R_m = 60 \Omega$, $C_L = 9 \text{ pF}$ @24 MHz HSE_DRV [1:0] = 11	-	0.35	-	
		$R_m = 40 \Omega$, $C_L = 10 \text{ pF}$ @32 MHz HSE_DRV [1:0] = 11		0.33	-	

1. 晶体/陶瓷谐振器特性基于制造商给出的数据手册。
2. 由设计保证，不在生产中测试。
3. $t_{\text{SU(HSE)}}$ 是从启用（通过软件）到时钟振荡达到稳定的启动时间，针对标准晶体/谐振器测量的，不同晶体/谐振器可能会有很大差异。
4. 数据基于考核结果，不在生产中测试。
5. HSE_DRV [1:0] = 00为保留档位，使用时需要修改档位。

5.3.6.4. 外部低速晶体

可以通过外接 32.768 kHz 的晶体/陶瓷谐振器。在应用中，晶体和负载电容应该尽可能靠近管脚，这样可以使输出变形和启动稳定时间最小化。

表 5-16 外部低速晶体特性

符号	参数	条件 ⁽¹⁾⁽⁵⁾	最小值 ⁽²⁾	典型值	最大值 ⁽²⁾	单位
$I_{\text{CC}}^{(4)}$	LSE 功耗	$R_m = 80 \text{ k}\Omega$, $C_L = 6 \text{ pF}$ LSE_DRIVER [1:0] = 01	-	770	-	nA
		$R_m = 70 \text{ k}\Omega$, $C_L = 12 \text{ pF}$ LSE_DRIVER [1:0] = 10	-	1010	-	
		$R_m = 70 \text{ k}\Omega$, $C_L = 12 \text{ pF}$ LSE_DRIVER [1:0] = 11	-	1370	-	
$t_{\text{SU(LSE)}}^{(3)(4)}$	启动时间	$R_m = 80 \text{ k}\Omega$, $C_L = 6 \text{ pF}$ LSE_DRIVER [1:0] = 01	-	218.3	-	ms
		$R_m = 70 \text{ k}\Omega$, $C_L = 12 \text{ pF}$ LSE_DRIVER [1:0] = 10	-	234.2	-	
		$R_m = 70 \text{ k}\Omega$, $C_L = 12 \text{ pF}$ LSE_DRIVER [1:0] = 11	-	184.7	-	

1. 晶体/陶瓷谐振器特性基于制造商给出的数据手册。
2. 由设计保证，不在生产中测试。
3. $t_{\text{SU(LSE)}}$ 是从启用（通过软件）到时钟振荡达到稳定的启动时间，针对标准晶体/谐振器测量的，不同晶体/谐振器可能会有很大差异。
4. 数据基于考核结果，不在生产中测试。
5. LSE_DRIVER [1:0] = 00为保留档位，客户使用时需要修改档位。

5.3.7. 内部高频时钟源 HSI 特性

表 5-17 内部高频时钟源特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{HSI}	HSI 频率	$T_A = 25^\circ \text{C}$, $V_{\text{CC}} = 3.3 \text{ V}$	23.76	24	24.24	MHz
			21.90	22.12	22.34	
			15.84	16	16.16	
			7.92	8	8.08	

符号	参数	条件	最小值	典型值	最大值	单位
			3.96	4	4.04	
$\Delta\text{Temp(HSI)}$	HSI 频率温度漂移	$T_A = 25\text{ }^\circ\text{C}$	-1 ⁽²⁾	-	1 ⁽²⁾	%
		$T_A = 0 \sim 85\text{ }^\circ\text{C}$	-2 ⁽²⁾	-	2 ⁽²⁾	
		$T_A = -40 \sim 105\text{ }^\circ\text{C}$	-3 ⁽²⁾	-	3.5 ⁽²⁾	
$f_{\text{TRIM}}^{(1)}$	HSI 微调精度	-	0.02	0.1	0.2	%
$D_{\text{HSI}}^{(1)}$	占空比	-	45 ⁽¹⁾	-	55 ⁽¹⁾	%
$t_{\text{stab(HSI)}}$	HSI 稳定时间	4 MHz	-	2.1	-	μs
		8 MHz	-	1.9	-	
		16 MHz	-	1.5	-	
		22.12 MHz	-	1.5	-	
		24 MHz	-	1.5	-	
$I_{\text{CC(HSI)}}^{(2)}$	HSI 功耗	4 MHz	-	120	-	μA
		8 MHz	-	150	-	
		16 MHz	-	250	-	
		22.12 MHz	-	330	-	
		24 MHz	-	350	-	

1. 由设计保证, 不在生产中测试。
2. 数据基于考核结果, 不在生产中测试。

5.3.8. 内部低频时钟源 LSI 特性

表 5-18 内部低频时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{LSI}	LSI 频率	$T_A = 25\text{ }^\circ\text{C}, V_{\text{CC}} = 3.3\text{ V}$	-3	-	3	%
$\Delta\text{Temp(LSI)}$	LSI 频率温度漂移	$T_A = 0 \sim 85\text{ }^\circ\text{C}$	-10 ⁽²⁾	-	10 ⁽²⁾	%
		$T_A = -40 \sim 105\text{ }^\circ\text{C}$	-18 ⁽²⁾	-	18 ⁽²⁾	
$f_{\text{TRIM}}^{(1)}$	LSI 微调精度	-	-	0.2	-	%
$t_{\text{stab(LSI)}}^{(1)}$	LSI 稳定时间	-	-	150	-	μs
$I_{\text{CC(LSI)}}^{(1)}$	LSI 功耗	-	-	300	-	nA

1. 由设计保证, 不在生产中测试。
2. 数据基于考核结果, 不在生产中测试。

5.3.9. 锁相环 PLL 特性

表 5-19 锁相环特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{\text{PLL_IN}}$	输入频率	$T_A = 25\text{ }^\circ\text{C}, V_{\text{CC}} = 3.3\text{ V}, \text{PLL } 2\text{ 倍频}$	16 ⁽¹⁾	-	24 ⁽¹⁾	MHz
		$T_A = 25\text{ }^\circ\text{C}, V_{\text{CC}} = 3.3\text{ V}, \text{PLL } 3\text{ 倍频}$	22 ⁽¹⁾	-	24 ⁽¹⁾	
$f_{\text{PLL_OUT}}$	输出频率	$T_A = 25\text{ }^\circ\text{C}, V_{\text{CC}} = 3.3\text{ V}$	32 ⁽¹⁾	-	72	MHz
Jitter	周期抖动	-	-	-	0.3 ⁽¹⁾	ns
t_{LOCK}	锁定时间	$f_{\text{PLL_IN}} = 24\text{ MHz}$	-	15	40 ⁽¹⁾	μs

1. 由设计保证, 不在生产中测试。

5.3.10. 存储器特性

表 5-20 存储器特性⁽²⁾

符号	参数	条件	典型值	最大值 ⁽¹⁾	单位
t _{prog}	页编程时间	-	1.5	2.0	ms
t _{ERASE}	页/扇区/块擦除时间	-	3.5	4.5	ms
I _{CC}	页编程功耗	-	2.1	2.9	mA
	页/扇区/片擦除功耗	-	2.1	2.9	

1. 由设计保证，不在生产中测试。
2. 当程序在SRAM中运行，执行擦写Flash程序时，CPU停止工作。

表 5-21 存储器擦写次数和数据保持

符号	参数	条件	最小值 ⁽¹⁾	单位
N _{END}	擦写次数	T _A = -40 ~ 85 °C	100	kcycles
		T _A = 85 ~ 105 °C	10	
t _{RET}	数据保持期限	10 kcycles T _A = 55 °C	20	Year

1. 数据基于考核结果，不在生产中测试。

5.3.11. EFT 特性

表 5-22 EFT 特性

符号	参数	条件	等级
EFT to Power	-	IEC61000-4-4	4A

5.3.12. ESD & LU 特性

表 5-23 ESD & LU 特性

符号	参数	条件	典型值	单位
V _{ESD(HBM)}	静态放电电压(人体模型)	ESDA/JEDEC JS-001-2017	8	kV
V _{ESD(CDM)}	静态放电电压(充电设备模型)	ESDA/JEDEC JS-002-2018	2	kV
LU	静态 Latch-up	JESD78E	200	mA

5.3.13. 端口特性

表 5-24 IO 端口特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{IH}	输入高电平电压	V _{CC} = 1.7 ~ 5.5 V	0.7*V _{CC}	-	-	V
V _{IL}	输入低电平电压	V _{CC} = 1.7 ~ 5.5 V	-	-	0.3*V _{CC}	V
V _{hys} ⁽¹⁾	斯密特迟滞电压	-	-	200	-	mV
I _{lkg}	输入漏电流	-	-	-	1	μA
R _{PU}	上拉电阻	-	30	50	70	kΩ
R _{PD}	下拉电阻	-	30	50	70	kΩ
C _{IO} ⁽¹⁾	引脚电容	-	-	5	-	pF
t _{ns(EXTI)} ⁽¹⁾	输入滤波宽度	ENI=1, ENS=1	3	-	15	ns
t _{ns(I2C)} ⁽¹⁾	I ² C 输入滤波宽度	ENI=1, EIIC=1	50	-	300	ns

1. 由设计保证，不在生产中测试。

表 5-25 输出电压特性⁽⁴⁾

符号	参数 ⁽³⁾	驱动能力	条件	最小值	最大值	单位
V _{OL} ⁽¹⁾	任意 I/O 输出低电平 (除 COM_L I/O)	GPIOx_OSPEEDR = 11	I _{OL} = 20 mA, V _{CC} ≥ 5.0 V	-	0.6	V
			I _{OL} = 8 mA, V _{CC} ≥ 2.7 V	-	0.4	
			I _{OL} = 4 mA, V _{CC} = 1.8 V	-	0.5	
	任意 COM_L I/O ⁽²⁾ 的输 出低电平	GPIOx_OSPEEDR = 11, EHS = 1	I _{OL} = 80 mA, V _{CC} ≥ 3.3 V	-	0.8	
			I _{OL} = 60 mA, V _{CC} ≥ 3.3 V	-	0.5	
			I _{OL} = 40 mA, V _{CC} ≥ 3.3 V	-	0.5	
			I _{OL} = 20 mA, V _{CC} ≥ 3.3 V	-	0.5	
V _{OH} ⁽¹⁾	任意 I/O 的输出高电平	GPIOx_OSPEEDR = 11	I _{OH} = 20 mA, V _{CC} ≥ 5.0 V	V _{CC} -0.6	-	V
			I _{OH} = 8 mA, V _{CC} ≥ 2.7 V	V _{CC} -0.4	-	
			I _{OH} = 4 mA, V _{CC} = 1.8 V	V _{CC} -0.5	-	

- IO类型可参考引脚定义的术语和符号。
- COM_L IO电流80 mA/60 mA/40 mA/20 mA可软件设置。
- 数据基于考核结果，不在生产中测试。
- 对于所有输出的组合，最大总电流（包括V_{OL}或V_{OH}产生的电流总和）不应超过表 5-2 电流特性中的最大额定值参数 $\Sigma I_{O(PIN)}$ 。

5.3.14. ADC 特性

表 5-26 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{CC}	供电电压	-	1.7	-	5.5	V
I _{CC} ⁽¹⁾	V _{CC} 引脚电流	f _s = 1 Msps	-	350	-	μA
f _{ADC}	转换时钟频率	V _{CC} = 1.7 ~ 5.5 V	0.8	-	8 ⁽²⁾	MHz
		V _{CC} = 2.3 ~ 5.5 V	0.8	-	16 ⁽²⁾	
f _s	采样速率	V _{CC} = 1.7 ~ 5.5 V	-	-	0.5	Msps
		V _{CC} = 2.3 ~ 5.5 V	-	-	1	
C _{ADC} ⁽¹⁾	内部采样和保持电容	-	-	5	8	pF
R _{AIN} ⁽¹⁾⁽³⁾	外部输入阻抗	-	-	-	31	kΩ
R _{ADC} ⁽¹⁾	采样开关电阻	-	-	-	2.5	kΩ
t _{CAL} ⁽¹⁾	校准时间	f _{ADC} = 16 MHz	4.375	-	7.4375	μs
			70	-	119	1/f _{ADC}
t _{samp} ⁽¹⁾	采样时间	f _{ADC} = 16 MHz	0.219	-	14.970	μs
			3.5	-	239.5	1/f _{ADC}
t _{samp_setup} ⁽¹⁾	内部通道采样建立时间	-	20	-	-	μs
t _{conv} ⁽¹⁾	总转换时间	-	12	-	248	1/f _{ADC}
t _{eoc} ⁽¹⁾	转换结束时间	-	0.5			1/f _{ADC}

- 由设计保证，不在生产中测试。
- 数据基于考核结果，不在生产中测试。
- 公式 1: R_{AIN} 最大值公式:

$$R_{AIN} < \frac{T_s}{f_{ADC} \times C_{ADC} \times \ln(2^{N+2})} - R_{ADC}$$

上述公式用于决定最大外部阻抗,使得误差可以小于 1/4 LSB。其中 N = 12, 表示 12 位分辨率。

表 5-27 R_{AIN} max for f_{ADC}=16 MHz⁽¹⁾

Ts (cycles)	ts (μs)	R _{AIN} Max (kΩ)
3.5	0.21	0.3
5.5	0.34	1.9
7.5	0.46	3.5
13.5	0.84	8.3
28.5	1.78	20.4
41.5	2.59	30.9
134.5	8.41	-
239.5	14.96	-

1. 由设计保证,不在生产中测试。

表 5-28 ADC 静态特性

符号	参数	条件	最小值	典型值	最大值	单位
ET	总未调整误差	1.7 V ≤ V _{REFP} = V _{CC} ≤ 5.5 V, f _{ADC} ≤ 8 MHz	-	4	5	LSB
EO	失调误差		-	2	3	
EG	增益误差		-	4	8	
DNL	差分非线性误差		-	4	5	
INL	积分非线性误差		-	3	5	
ET	总未调整误差	2.3 V ≤ V _{REFP} = V _{CC} ≤ 5.5 V, f _{ADC} ≤ 16 MHz	-	3	5	
EO	失调误差		-	2	3	
EG	增益误差		-	4	8	
DNL	差分非线性误差		-	2	3	
INL	积分非线性误差		-	2.5	4	

1. 由设计保证,不在生产中测试。

2. 数据基于考核结果,不在生产中测试。

表 5-29 ADC 动态特性

符号	参数	条件	最小值	典型值	最大值	单位
ENOB	有效位数	1.7 V ≤ V _{REFP} = V _{CC} ≤ 5.5 V, f _{ADC} ≤ 8 MHz	9.0	9.5	-	LSB
SINAD	信噪失真比		56.0	59.0	-	
SNR	信噪比		56.5	59.3	-	
SFDR	无杂散动态范围		67.0	74.8	-	
THD	总谐波失真		-	-71.0	-64.0	
ENOB	有效位数	2.3 V ≤ V _{REFP} = V _{CC} ≤ 5.5 V, f _{ADC} ≤ 16 MHz	9.2	9.7	-	
SINAD	信噪失真比		57.3	60.1	-	
SNR	信噪比		57.7	61.0	-	
SFDR	无杂散动态范围		69.2	75.0	-	
THD	总谐波失真		-	-72.0	-65.3	

1. 由设计保证,不在生产中测试。

2. 数据基于考核结果,不在生产中测试。

5.3.15. 比较器特性

表 5-30 比较器特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位	
V _{CC}	供电电压	-	1.7	-	5.5	V	
V _{IN}	输入电压范围	-	0	-	V _{CC}	V	
t _{START}	启动时间	高速模式	-	-	5	μs	
		中速模式	-	-	15		
t _D	比较延时	高速模式	200 mV 阶跃 100 mV 过驱动电压	-	40	70	ns
			>200 mV 阶跃 100 mV 过驱动电压	-	-	85	
		中速模式	200 mV 阶跃 100 mV 过驱动电压	-	0.9	2.3	μs
			>200 mV 阶跃 100 mV 过驱动电压	-	-	3.4	
V _{offset}	失调电压	-	-	±5	-	mV	
I _{CC}	工作电流	高速模式	静态功耗	-	250	400	μA
			动态功耗, 输入信号为过驱动电压 100 mV, 50 kHz 的方波	-	250	-	
		中速模式	静态功耗	-	5	7.5	
			动态功耗, 输入信号为过驱动电压 100 mV, 50 kHz 的方波	-	6	-	
I _{sleep}	关机电流	-	-	1	-	nA	

1. 由设计保证, 不在生产中测试。

5.3.16. 运算放大器特性

表 5-31 运算放大器特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{CC}	供电电压	-	2.2	-	5.5	V
V _i	输入电压	-	0	-	V _{CC}	V
V _o	输出电压	-	0.2	-	V _{CC} -0.2	V
I _o	输出电流	-	-	-	1	mA
R _L	负载电阻	-	5	-	-	kΩ
C _L	负载电容	-	-	-	25	pF
t _{start}	初始化时间	-	-	-	20	μs
V _{IO}	输入失调电压	R _L ≥ 5 kΩ, C _L ≤ 25 pF	-	±8	-	mV
UGBW	单位增益宽	V _{CC} = 3.3 V, V _i = V _o = V _{CC} /2, R _L ≥ 5 kΩ, C _L ≤ 25 pF	-	5 ⁽¹⁾	-	MHz
SR	压摆率	R _L ≥ 5 kΩ, C _L ≤ 25 pF	-	8	-	V/μs

1. 由设计保证, 不在生产中测试。

5.3.17. 温度传感器特性

表 5-32 温度传感器特性

符号	参数	最小值	典型值	最大值	单位
$T_L^{(1)}$	V_{TS} 相对于温度的线性度	-	± 2	± 5	$^{\circ}\text{C}$
Avg_Slope ⁽¹⁾	平均斜率	2.3	2.5	2.7	mV/ $^{\circ}\text{C}$
V_{30}	30 $^{\circ}\text{C}$ (± 5 $^{\circ}\text{C}$)时的电压	0.73	0.76	0.79	V
$t_{\text{START}}^{(1)}$	进入连续运行模式的启动时间	-	70	120	μs
$t_{\text{samp_setup}}^{(1)}$	当读取温度时的 ADC 采样时间	20	-	-	μs

1. 由设计保证, 不在生产中测试。

5.3.18. LCD 控制器特性

表 5-33 LCD 控制器特性

符号	参数	工作条件	最小值	典型值	最大值	单位
$I_{\text{LCD}}^{(1)(3)}$	LCD 工作电流	外部电阻驱动模式	-	0.6	-	μA
		内部低驱动电阻模式	-	4	-	
		内部中驱动电阻模式	-	7.5	-	
		内部高驱动电阻模式	-	10	-	
$R_H^{(2)}$	低驱动电阻	-	-	1080	-	k Ω
$R_M^{(2)}$	中驱动电阻	-	-	540	-	
$R_L^{(2)}$	高驱动电阻	-	-	360	-	
V_{LCDH}	LCD 可调最高电压	-	-	V_{CC}	-	V
V_{LCD3}	LCD 最高电压	-	-	V_{LCDH}	-	
V_{LCD2}	LCD 2/3 电压	-	-	$2/3 * V_{\text{LCDH}}$	-	
V_{LCD1}	LCD 1/3 电压	-	-	$1/3 * V_{\text{LCDH}}$	-	
V_{LCD0}	LCD 最低电压	-	-	V_{SS}	-	
$\Delta V_{\text{LCD}}^{(3)}$	LCD 电压偏差	$T_A = -40 \sim 105$ $^{\circ}\text{C}$	-	-	± 50	mV

1. LCD 使能 $V_{\text{CC}} = 3.3$ V, 1/4 duty, 1/3 bias, 扫描频率为 256 Hz, 激活所有像素, 不外接 LCD 屏幕。

2. 由设计保证, 不在生产中测试。

3. 数据基于考核结果, 不在生产中测试。

5.3.19. 内置参考电压特性

表 5-34 内置参考电压 (V_{REFINT}) 特性

符号	参数	最小值	典型值	最大值	单位
V_{REFINT}	内置参考电压	1.15	1.2	1.25	V
$t_{\text{start_VREFINT}}^{(1)}$	V_{REFINT} 的启动时间	-	10	15	μs
$T_{\text{coeff_VREFINT}}^{(1)}$	V_{REFINT} 温度系数	-	200	-	ppm/ $^{\circ}\text{C}$
$I_{\text{VCC}}^{(1)}$	V_{REFINT} 产生的电流损耗	-	12	20	μA

1. 由设计保证, 不在生产中测试。

5.3.20. ADC 内置参考电压

表 5-35 ADC 内置参考电压 (V_{REFBUF}) 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{REF25}	2.5 V 内置参考电压	$T_A = 25\text{ }^\circ\text{C}, V_{CC} = 3.3\text{ V}$	2.47	2.5	2.53	V
V_{REF20}	2.048 V 内置参考电压	$T_A = 25\text{ }^\circ\text{C}, V_{CC} = 3.3\text{ V}$	2.02	2.048	2.076	V
V_{REF15}	1.5 V 内置参考电压	$T_A = 25\text{ }^\circ\text{C}, V_{CC} = 3.3\text{ V}$	1.48	1.5	1.52	V
V_{REF10}	1.024 V 内置参考电压	$T_A = 25\text{ }^\circ\text{C}, V_{CC} = 3.3\text{ V}$	1.01	1.024	1.038	V
$T_{coeff}^{(1)}$	V_{REFBUF} 温度系数	$T_A = -40 \sim 105\text{ }^\circ\text{C}$	-	200	-	ppm/ $^\circ\text{C}$

1. 由设计保证，不在生产中测试。

5.3.21. 定时器特性

表 5-36 定时器特性

符号	参数	条件	最小值	最大值	单位
$t_{res}(TIM)$	定时器分辨时间	-	1	-	$t_{TIMxCLK}$
		$f_{TIMxCLK} = 72\text{ MHz}$	13.888	-	ns
f_{EXT}	CH1~CH4 的定时器外部时钟频率	-	0	$f_{TIMxCLK}/2$	MHz
		$f_{TIMxCLK} = 72\text{ MHz}$	0	36	
Re_{STIM}	定时器分辨率	TIM1/14/16/17	-	16	bit
		TIM2	-	32	
$t_{COUNTER}$	16 位计数器时钟周期	-	-	2^{16}	$t_{TIMxCLK}$
		$f_{TIMxCLK} = 72\text{ MHz}$	-	910	μs
	32 位计数器时钟周期	-	-	2^{32}	$t_{TIMxCLK}$
		$f_{TIMxCLK} = 72\text{ MHz}$	-	59.65	s

表 5-37 LPTIM 特性(时钟选择 LSI)

预分频	PRESC[2:0]	最小溢出值	最大溢出值	单位
/1	0	0.0305	1998.848	ms
/2	1	0.0610	3997.696	
/4	2	0.1221	8001.946	
/8	3	0.2441	15997.338	
/16	4	0.4883	32001.229	
/32	5	0.9766	64002.458	
/64	6	1.9531	127998.362	
/128	7	3.9063	256003.277	

表 5-38 IWDG 特性(时钟选择 LSI)

预分频	PR[2:0]	最小溢出值	最大溢出值	单位
/4	0	0.122	499.712	ms
/8	1	0.244	999.424	
/16	2	0.488	1998.848	
/32	3	0.976	3997.696	

预分频	PR[2:0]	最小溢出值	最大溢出值	单位
/64	4	1.952	7995.392	
/128	5	3.904	15990.784	
/256	6 or 7	7.808	31981.568	

表 5-39 WWDG 特性(时钟选择 72 MHz PCLK)

预分频	WDGTB[1:0]	最小溢出值	最大溢出值	单位
1*4096	0	0.057	3.641	ms
2*4096	1	0.114	7.282	
4*4096	2	0.228	14.564	
8*4096	3	0.455	29.127	

5.3.22. 通讯口特性

5.3.22.1. I²C 总线接口特性

I²C 接口满足 I²C-bus specification and user manual 的要求:

- 标准模式 (100 kHz)
- 快速模式 (400 kHz)
- 快速增强模式(1 MHz)

I²C SDA 和 SCL 管脚具有模拟滤波功能, 参见下表。

表 5-40 I²C 滤波器特性⁽¹⁾

符号	参数	最小值	最大值	单位
t _{AF}	模拟滤波器抑制的最大尖峰脉宽	50	260	ns

1. 由设计保证, 不在生产中测试。

5.3.22.2. 串行外设接口 SPI 特性

表 5-41 SPI 特性

符号	参数	条件	最小值	最大值	单位	
f _{SCK} 1/t _{c(SCK)}	SPI 时钟频率	全双工模式	只发或只收	-	36	MHz
			同时收发	-	24	
t _{r(SCK)} t _{f(SCK)}	SPI 时钟上升和下降时间	负载电容: C = 15 pF	-	6	ns	
t _{su(NSS)}	NSS 建立时间	从机模式	2*T _{pclk}	-	ns	
t _{h(NSS)}	NSS 保持时间	从机模式	2*T _{pclk}	-	ns	
t _{w(SCKH)} t _{w(SCKL)}	SCK 的高低电频时间	主机模式, presc = 2	T _{pclk} -2	T _{pclk} +1	ns	
t _{su(MI)} t _{su(SI)}	数据输入建立时间	主机模式	1	-	ns	
		从机模式	3	-		
t _{h(MI)} t _{h(SI)}	数据输入保持时间	主机模式	5	-	ns	
		从机模式	2	-		
t _{a(SO)}	数据输出访问时间	从机模式	0	3*T _{pclk}	ns	
t _{dis(SO)}	数据输出结束时间	从机模式	2*T _{pclk}	-	ns	
t _{v(SO)}	数据输出有效时间	从机模式(使能有效沿之后)	0	20	ns	
t _{v(MO)}	数据输出有效时间	主机模式(使能有效沿之后)	-	5	ns	

符号	参数	条件	最小值	最大值	单位
$t_{h(SO)}$	数据输出保持时间	从机模式(使能有效沿之后)	2	-	ns
$t_{h(MO)}$		主机模式(使能有效沿之后)	1	-	
DuCy(SCK)	SPI 从机输入时钟占空比	从机模式	45	55	%

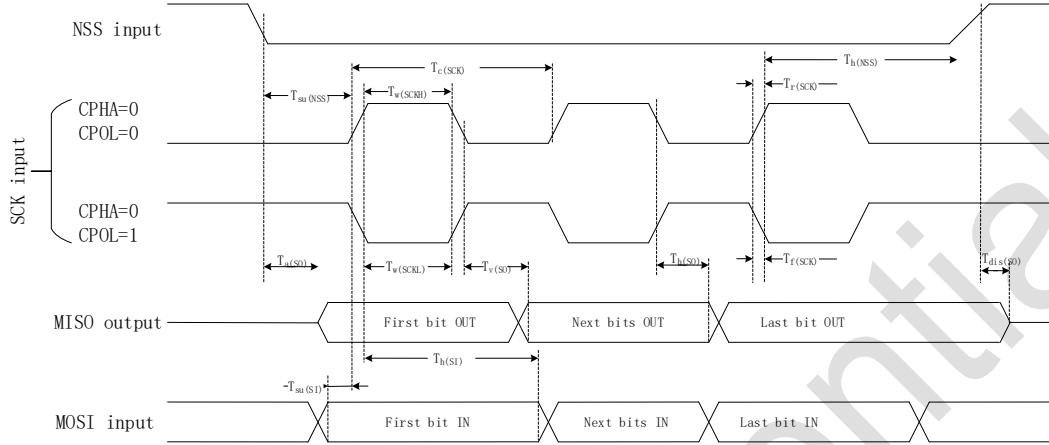


图 5-4 SPI 时序图-从机模式 和 CPHA=0

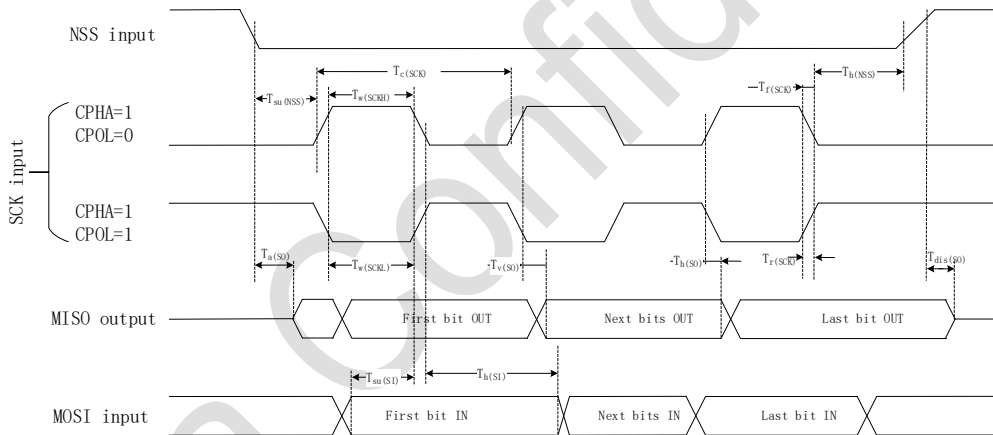


图 5-5 SPI 时序图-从机模式 和 CPHA=1

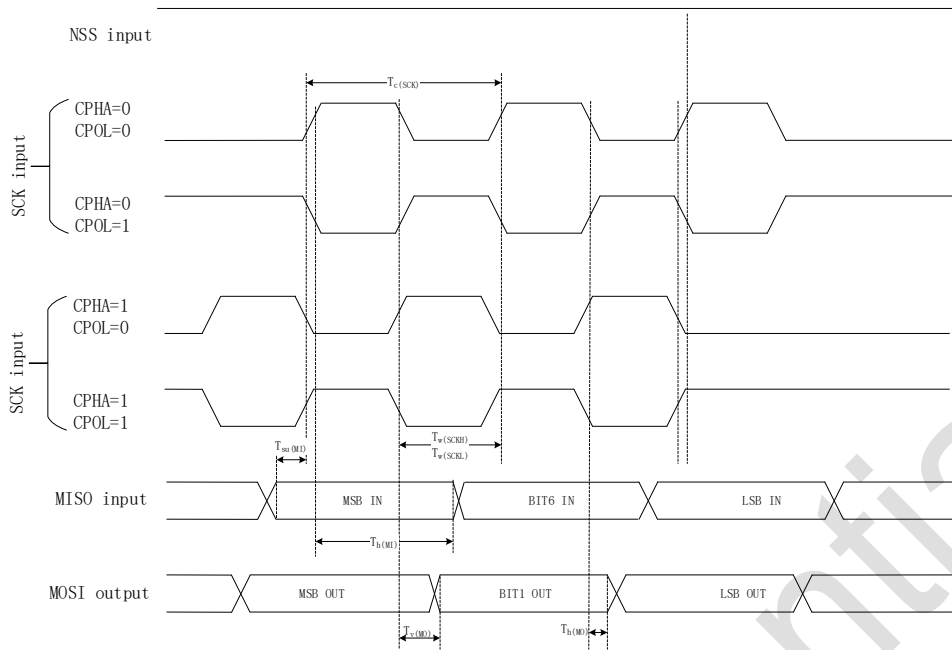


图 5-6 SPI 时序图-主机模式

5.3.22.3. I²S 接口特性

表 5-42 I²S 接口特性

符号	参数	条件	最小值	最大值	单位
f_s	I ² S 音频采样频率	-	8	192	kHz
f_{MCLK}	I ² S 主时钟输出	-	$256 \times f_s$	$256 \times f_s$	kHz
f_{CK} $1/t_c(CK)$	I ² S 时钟频率	主模式数据	-	$64 \times f_s$	kHz
		从模式数据	-	$64 \times f_s$	
D_{CK}	I ² S 时钟占空比	从模式接收	30	70	%
$t_{r(CK)}$ $t_{f(CK)}$	I ² S 时钟上升/下降时间	电容负载 $C_L = 50 \text{ pF}$	-	8	ns
$t_{v(WS)}$	WS 有效时间	主模式	-	2	
$t_{h(WS)}$	WS 保持时间	主模式	3	-	
		从模式	2	-	
$t_{su(WS)}$	WS 建立时间	从模式	4	-	
$t_{su(SD_MR)}$	数据输入建立时间	主接收器	3	-	
$t_{su(SD_SR)}$		从接收器	4	-	
$t_{h(SD_MR)}$	数据输入保持时间	主接收器	5	-	
$t_{h(SD_SR)}$		从接收器	2	-	
$t_{v(SD_ST)}$	数据输出有效时间	从接收器 (使能边沿之后)	-	20	
$t_{v(SD_MT)}$		主接收器 (使能边沿之后)	-	5	
$t_{h(SD_ST)}$	数据输出保持时间	从接收器 (使能边沿之后)	2	-	
$t_{h(SD_MT)}$		主接收器 (使能边沿之后)	1	-	

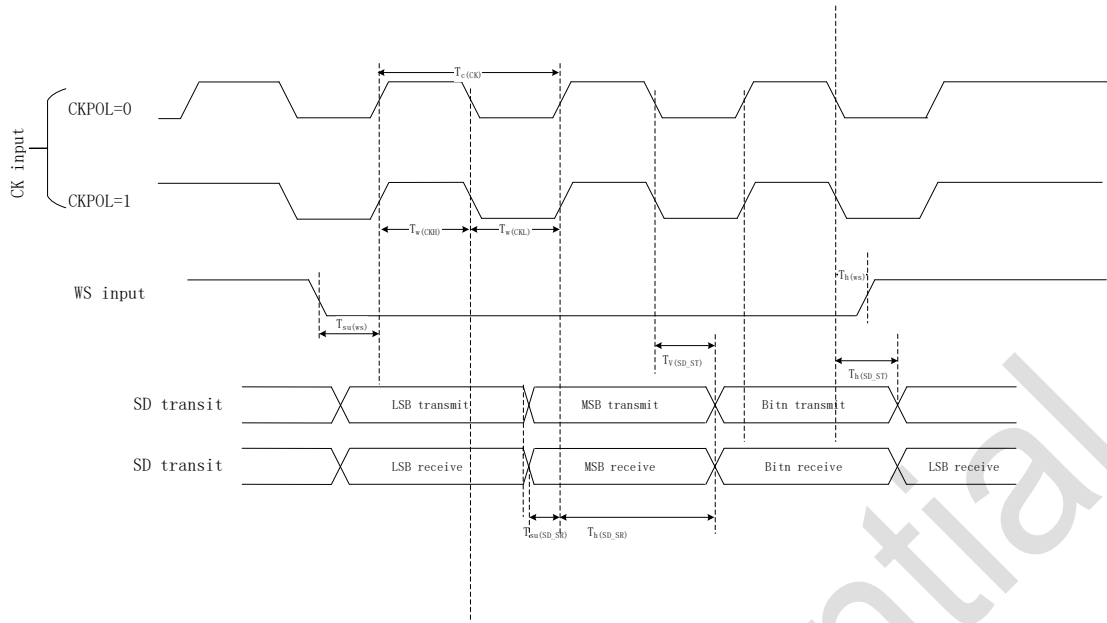


图 5-7 I²S 从模式时序图 (Philips 协议)

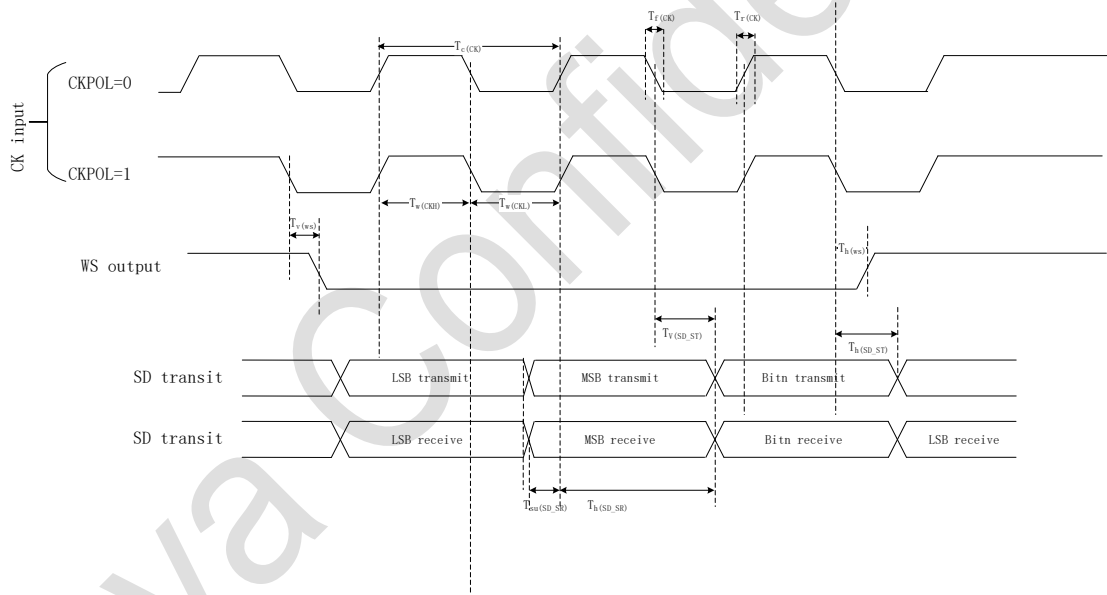
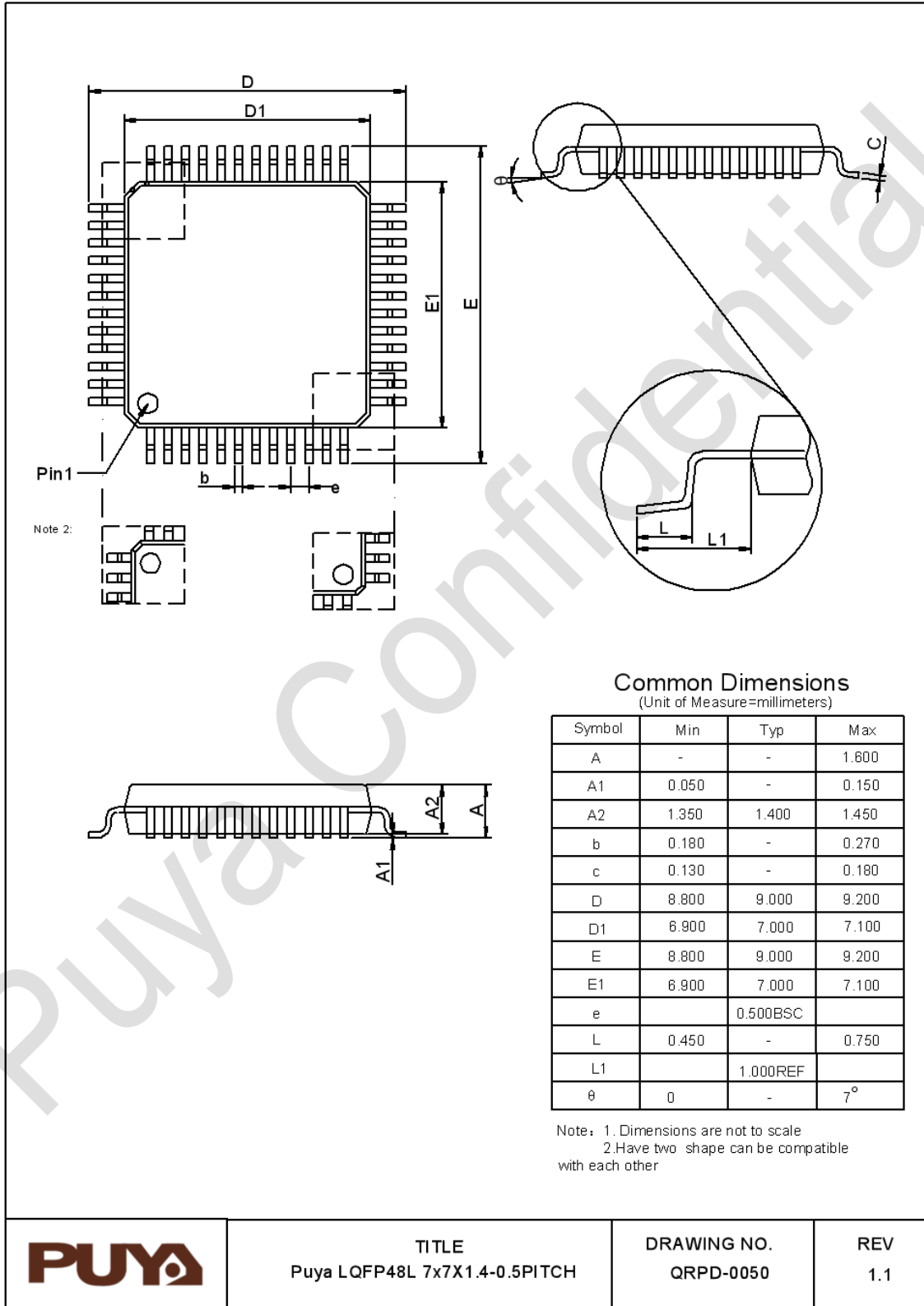


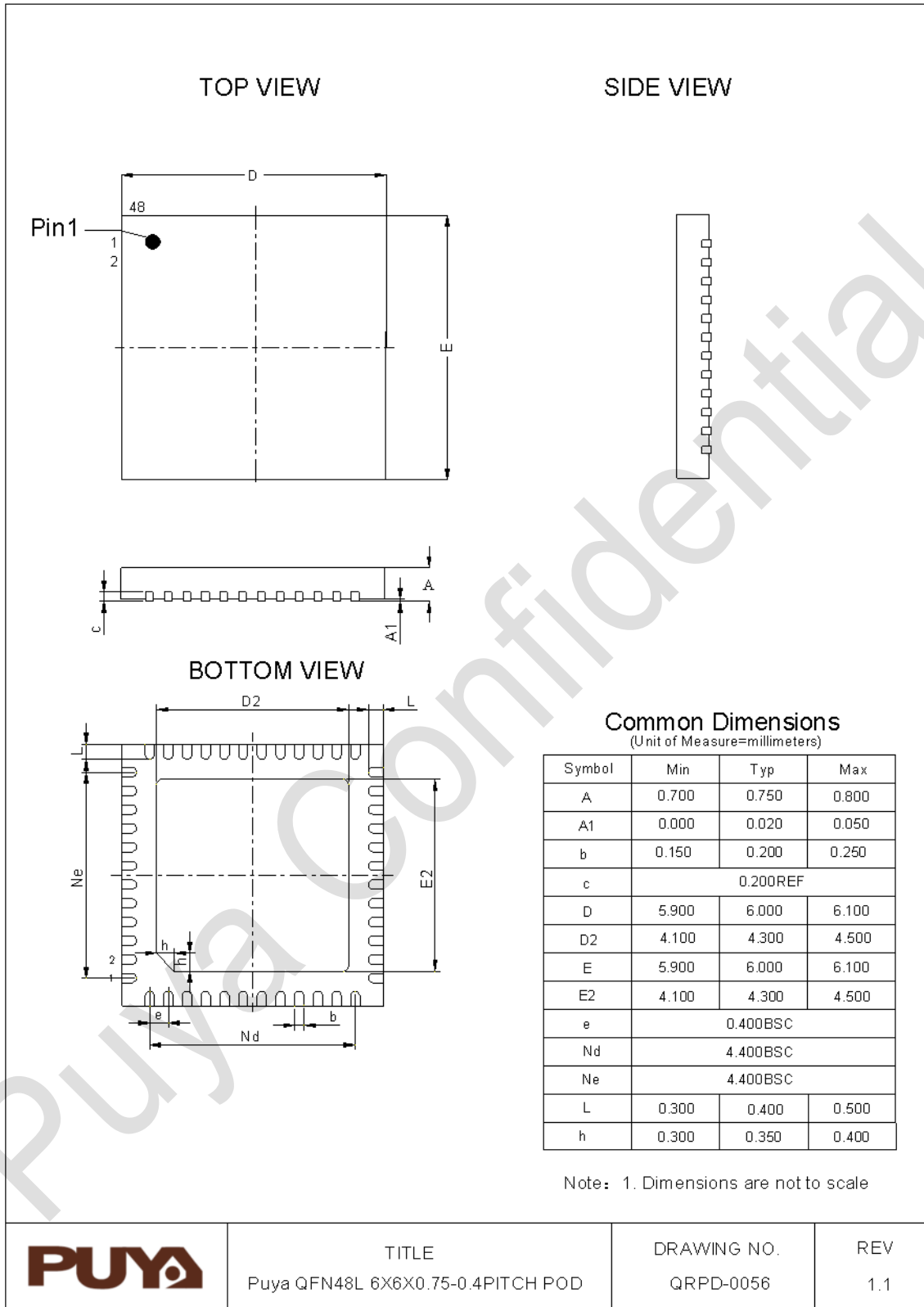
图 5-8 I²S 主模式时序图 (Philips 协议)

6. 封装信息

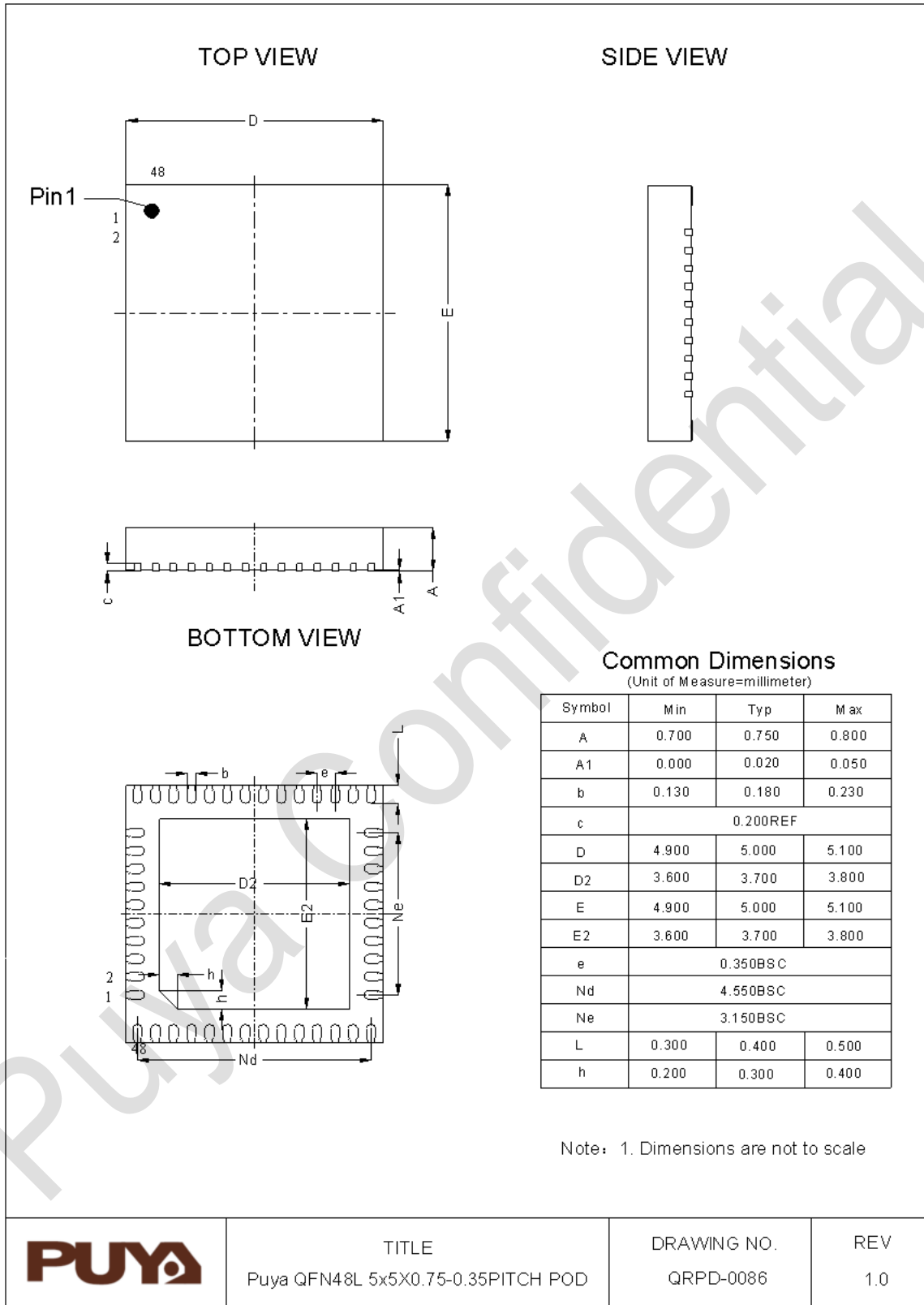
6.1. LQFP48 封装尺寸



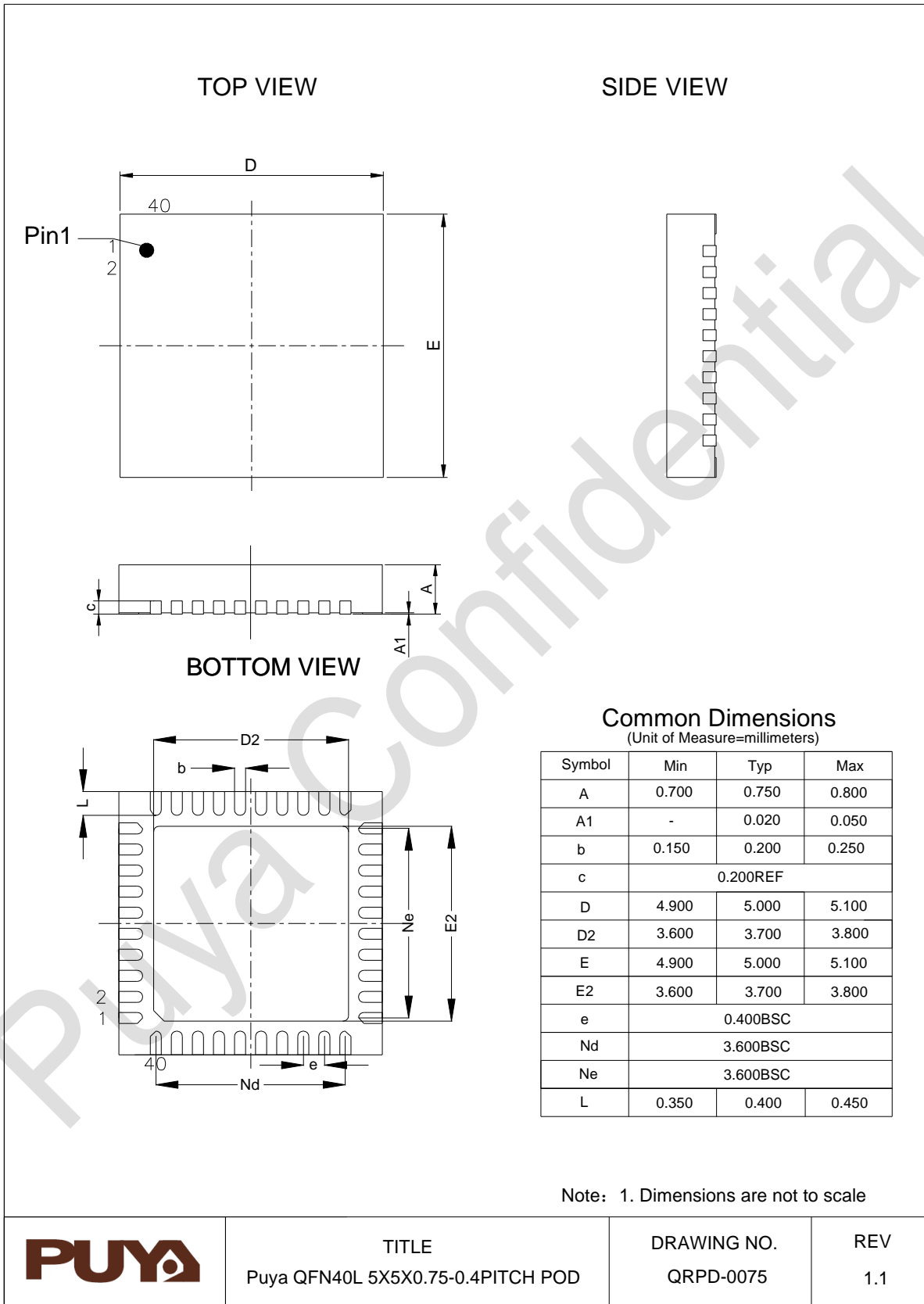
6.2. QFN48 (6*6) 封装尺寸



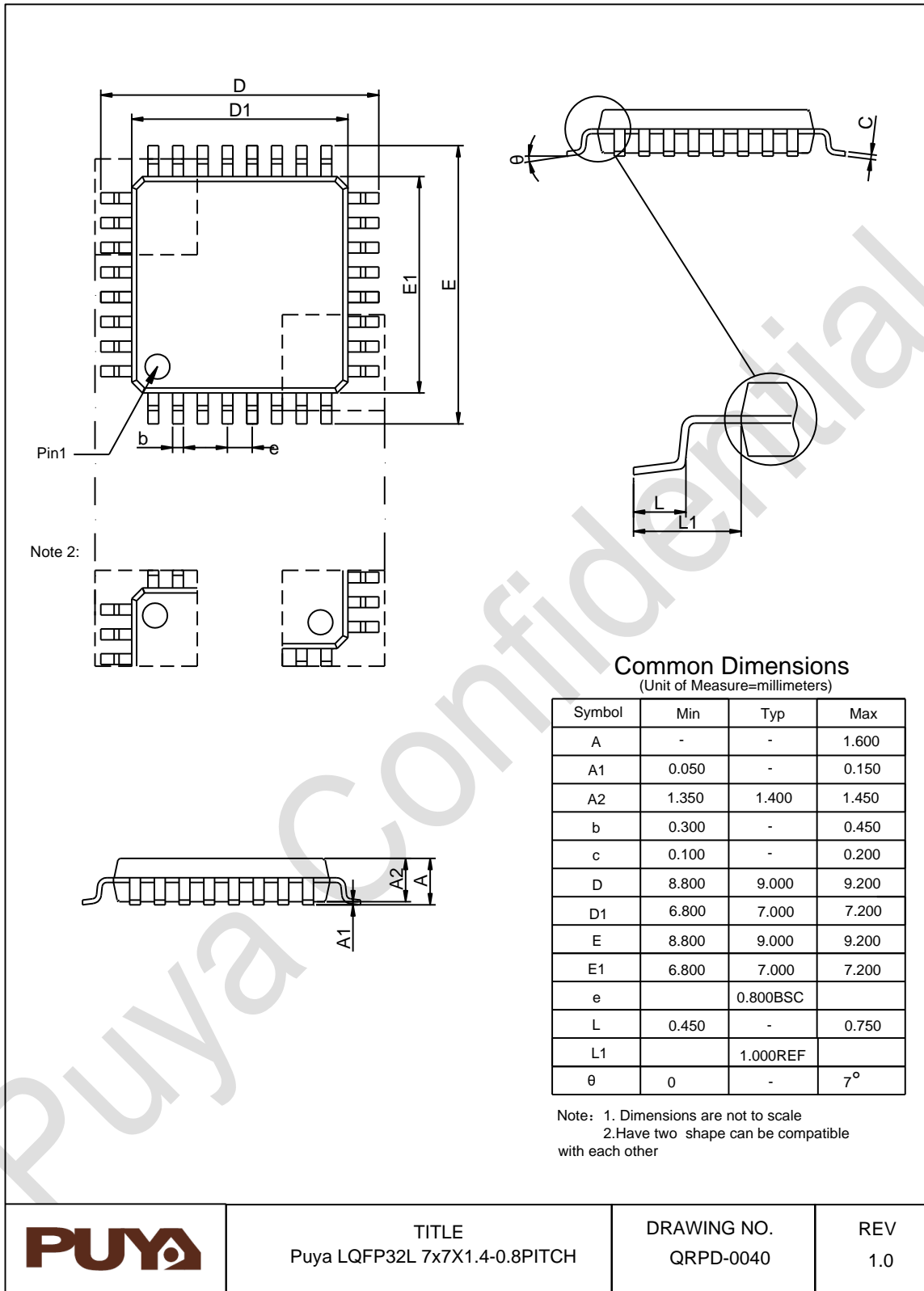
6.3. QFN48 (5*5) 封装尺寸



6.4. QFN40 封装尺寸



6.5. LQFP32 封装尺寸

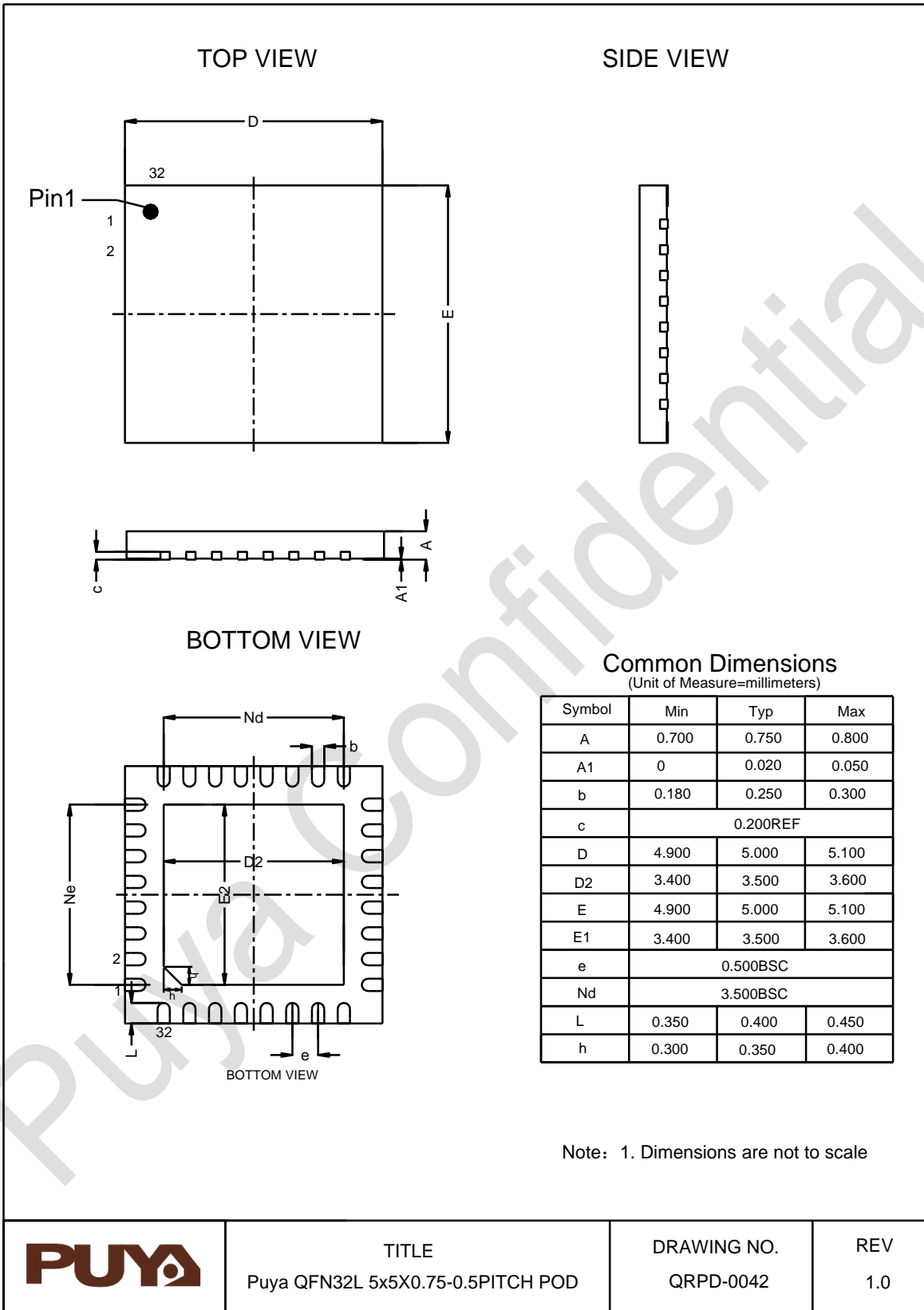


TITLE
Puya LQFP32L 7x7X1.4-0.8PITCH

DRAWING NO.
QRPD-0040

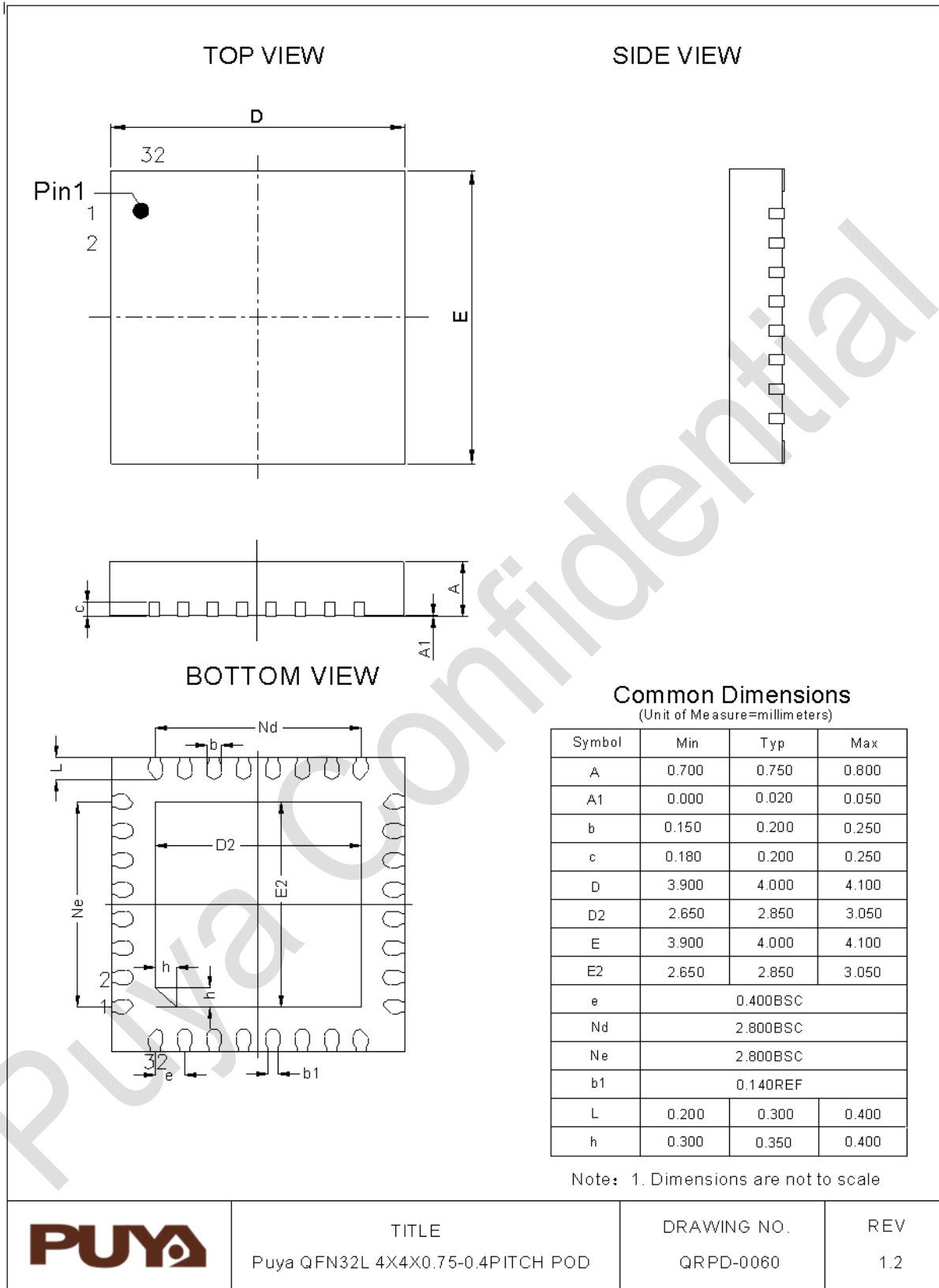
REV
1.0

6.6. QFN32(5*5)封装尺寸

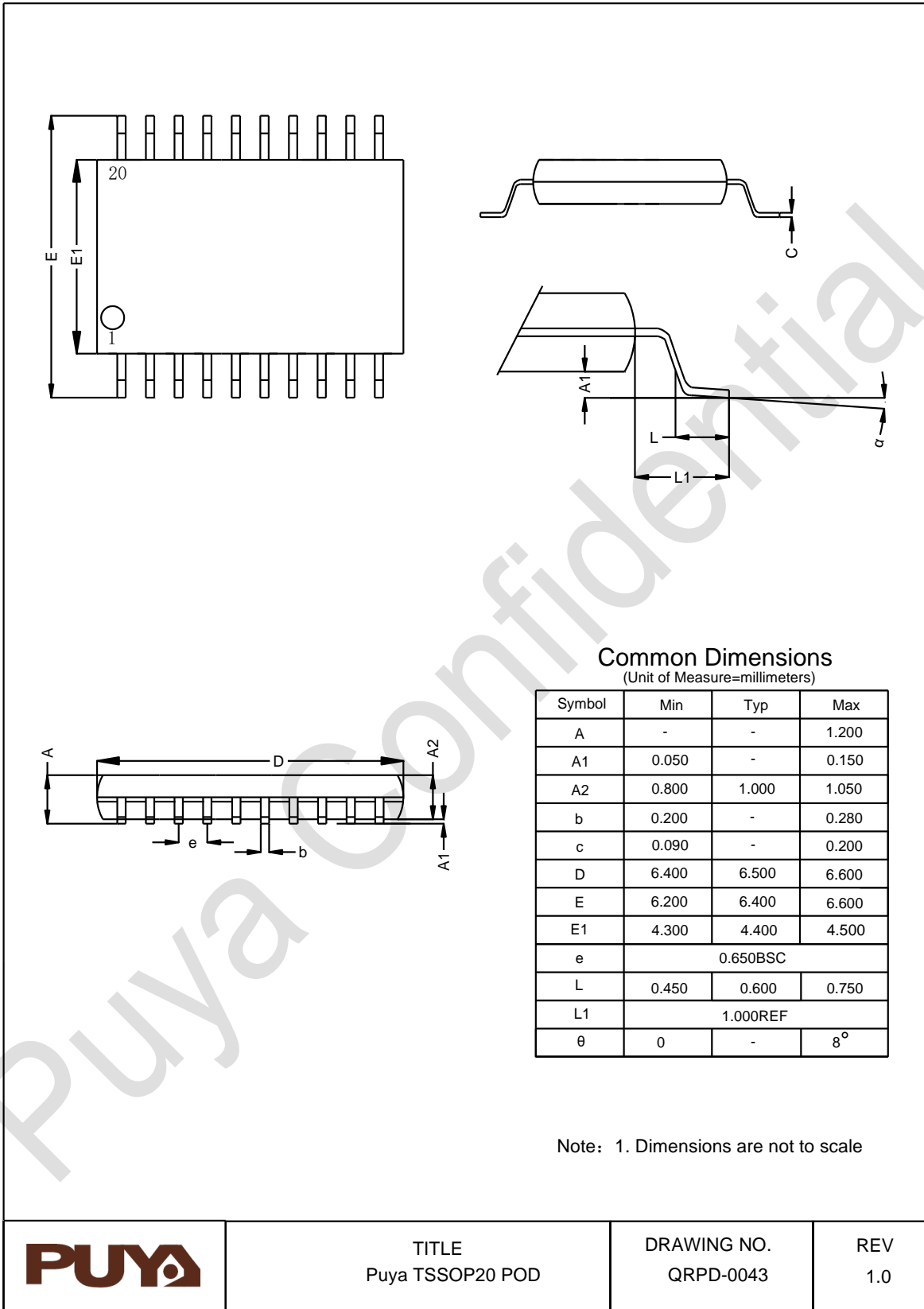


	TITLE	DRAWING NO.	REV
	Puya QFN32L 5x5X0.75-0.5PITCH POD	QRPD-0042	1.0

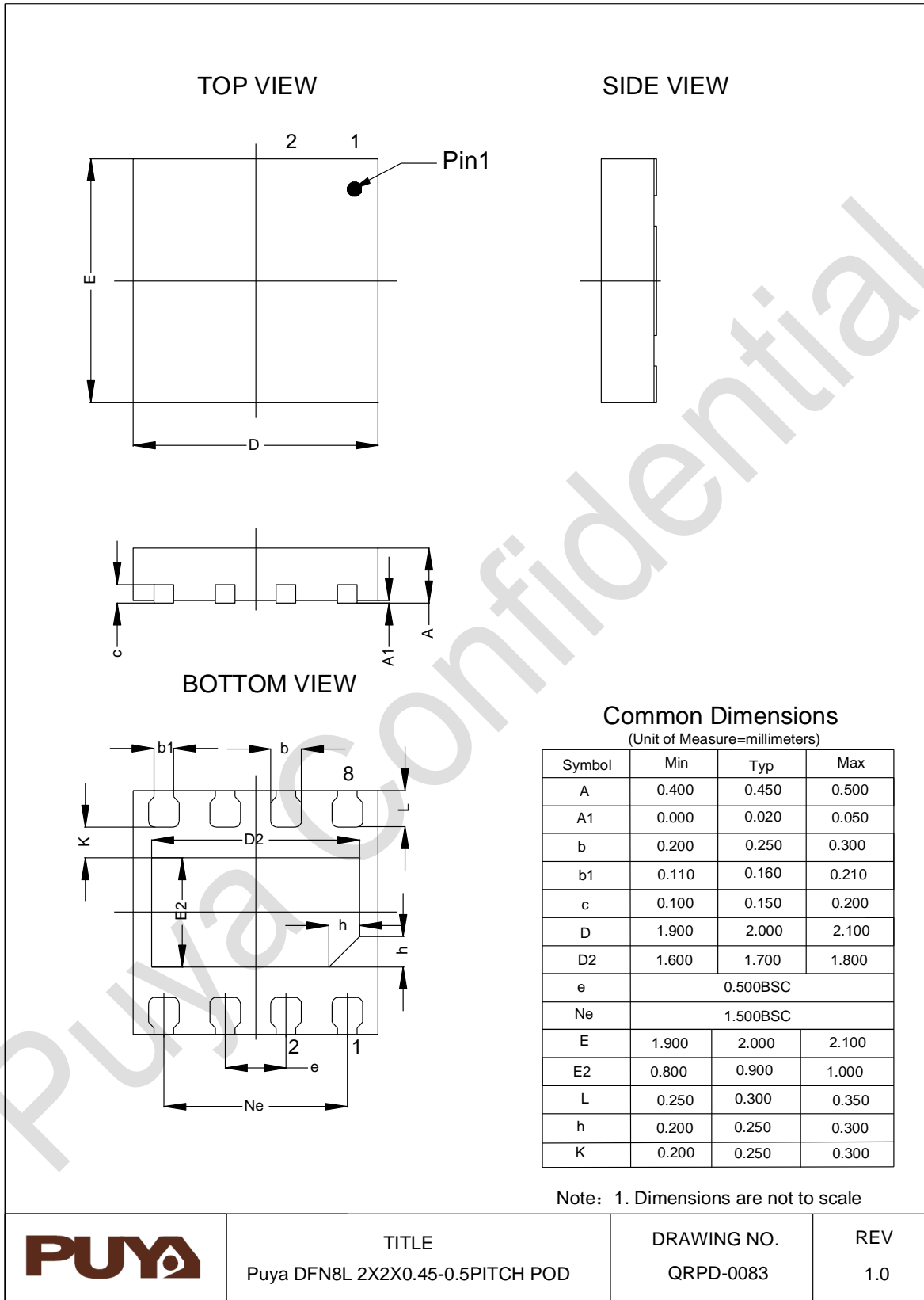
6.7. QFN32(4*4)封装尺寸



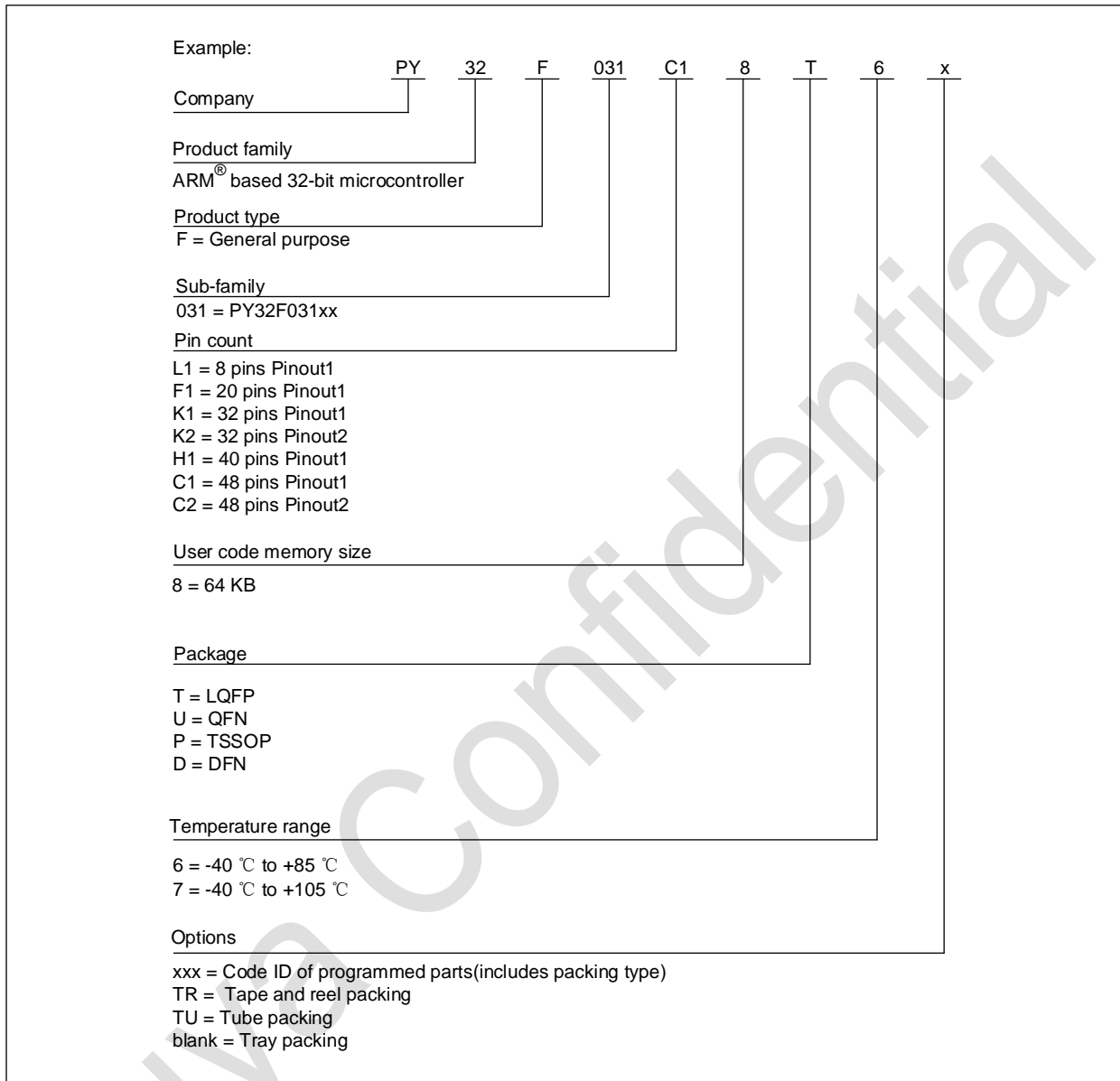
6.8. TSSOP20 封装尺寸



6.9. DFN8(2*2*0.45)封装尺寸



7. 订购信息



8. 版本历史

版本	日期	更新记录
V1.0	2026.02.09	初版



Puya Semiconductor Co., Ltd.

声 明

普冉半导体(上海)股份有限公司 (以下简称: “Puya”) 保留更改、纠正、增强、修改 Puya 产品和/或本文档的权利, 恕不另行通知。用户可在下单前获取产品的最新相关信息。

Puya 产品是依据订单时的销售条款和条件进行销售的。

用户对 Puya 产品的选择和使用承担全责, 同时若用于其自己或指定第三方产品上的, Puya 不提供服务支持且不对此类产品承担任何责任。

Puya 在此不授予任何知识产权的明示或暗示方式许可。

Puya 产品的转售, 若其条款与此处规定不一致, Puya 对此类产品的任何保修承诺无效。

任何带有 Puya 或 Puya 标识的图形或字样是普冉的商标。所有其他产品或服务名称均为其各自所有者的财产。

本文档中的信息取代并替换先前版本中的信息。

普冉半导体(上海)股份有限公司 - 保留所有权利